

明新科技大學 校內專題研究計畫成果報告

設計與模擬橋墩微米級裂縫感測之 CMOS-MEMS 微結構
Design and Simulate the CMOS-MEMS Micro Structure
Applied to Sensing the Micron Scale Crack of Bridge Pier

計畫類別：任務型計畫 整合型計畫 個人計畫

計畫編號：MUST-101 光電-2

執行期間：101年1月1日至101年9月30日

計畫主持人：蔡健忠

共同主持人：

計畫參與人員：羅駿

劉安帆

處理方式：除涉及專利或其他智慧財產權外得立即公開，唯必要時

本校得展延發表時限。

執行單位：工學院 光電系統工程系

中華民國 101年 7月 18日

明新科技大學校內專題成果報告

公開授權書

(提供本校辦理紙本與電子全文授權管理用)

本授權書為明新科技大學校內專題研究計畫成果報告授權人：蔡健忠

在明新科技大學 工 學院 光電系統工程 系所 101 年度校內專題研究計畫。

研究計畫編號：MUST-101 光電-2

研究計畫名稱：設計與模擬橋墩微米級裂縫感測之 CMOS-MEMS 微結構

計畫類型：個人計畫

執行期限：101 年 1 月 1 日 至 101 年 9 月 30 日

茲同意將授權人擁有研究之上列成果報告：紙本授權全文公開陳列於本校圖書館，為學術研究之目的以各種方法重製，或為上述目的再授權他人以各種方法重製，不限地域與時間，惟每人以一份為限；成果報告之電子檔（含摘要），本校圖書館保留以供文獻典藏使用，但可依使用權限授權於網路公開，提供讀者非營利性質之免費線上檢索、閱覽、下載或列印。

成果報告之電子檔案使用權限授權，請勾選下列一項：

- 校內外立即公開全文(含摘要)
- 校內外立即公開摘要，校內立即公開全文，一年後校外公開全文
- 校內外僅於公開摘要，校內立即公開全文，校外永不公開全文

授權人：

E-Mail：cctsai@must.edu.tw

中 華 民 國 101 年 7 月 18 日

摘要

本次設計之微結構是依照國家晶片系統設計中心(National Chip Implementation Center, CIC)之製程規範做為設計之準則，並採用台積電 TSMC 0.35 μm 2P4M COMS-MEMS 共用製程製作應用於橋墩微米級裂縫感測之 CMOS-MEMS 微結構，本元件將安裝於橋墩可能產生微米級裂縫處，在橋墩遭受外力衝擊而產生微米級裂縫時，其槓桿結構會因槓桿原理而產生反向位移，使微結構之上下電極之間的重疊面積改變，因而產生了電容值的變化，藉此電容值量測微米級裂縫之寬度，再將數據轉換成電訊號，經放大電路及無線傳輸電路將警示訊號傳送出去，達到自動偵測及預警的效果。此外，為了防止微結構作動時，因所承受之外力過大而導致結構斷裂，因此在微結構中加入彈簧結構以降低元件所受到的應力。經設計，在彈簧結構之厚度為 0.64 μm 、彈簧線寬為 2 μm 且彈簧節數 4 其彈簧係數為 0.1765 時，可大幅降低受力，減低元件應力。此微米級裂縫感測微結構，可大幅提升感測橋墩微米級裂縫之性能。

關鍵詞：橋墩、微米級裂縫、位移感測、CMOS-MEMS

Abstract

The design of micro structure is according to the process specification of National Chip Implementation Center. A CMOS-MEMS micro structure is applied to sensing the micron scale crack of bridge pier based on TSMC 0.35 μm 2P4M COMS-MEMS common process. The components will be installed in where bridge pier may have cracks, when the bridge piers generate micron scale cracks due to external shocks. The leverage principle of the micro structure results in the reverse displacement. And that brings the changes in the overlapping area between the upper and lower electrodes of the micro structure and results in a change of capacitance displacement. And that brings the changes in the overlapping area between the upper and lower electrodes of the micro structure and results in a change of capacitance. The width of the cracks is measured by measuring the capacitance.

The electrical signals are sent out to achieve automatic detection and warning by using the amplifier and wireless transmission circuits. In addition, the micro structure with micro springs design prevents from being broken due to the excess external force. Spring structure can reduce the stress within the component. When the thickness of spring structure is 0.64 μm , the width is 2 μm and the pitch number of spring is 4 with the spring constant 0.1765, and those make an effective decrease on the stress of the micro structure. The sensing micro structure of the micron scale crack can significantly enhance the performance of sensing cracks of the bridge pier.

Keywords: Bridge pier, Micron scale crack, Displacement sensing, CMOS-MEMS

目錄

摘要	I
Abstract	II
目錄	III
圖目錄	V
表目錄	VII
第一章、前言	1
1.1 研究背景	1
1.2 研究動機	1
1.3 文獻回顧	2
第二章、微機電製程技術與軟體簡介	2
2.1 微機電主要製程技術簡介	2
2.1.1 體型微加工技術 (Bulk micromachining)	2
2.1.2 面型微加工技術 (Surface micromachining)	2
2.1.3 LIGA、微放電加工(Micro-EDM)、準分子雷射	3
2.2 國內面型微加工共用製程簡介	3
2.2.1 CIC CMOS-MEMS 積體電路相容製程簡介	3
2.2.2 tMt Smart®面型微加工共用製程簡介	5
2.3 軟體簡介	6
2.3.1 光罩佈局設計軟體	6
2.3.2 製程與元件性能模擬分析軟體	7
第三章、感測微結構之理論與探討	9
3.1 電容式感測器原理	9
第四章、系統架構與元件設計	11
4.1 系統架構	11
4.2 元件安裝方法	12
4.3 元件設計	13
第五章、元件模擬流程	14

5.1 元件材料特性.....	14
5.2 元件模擬流程.....	15
5.3 最佳化尺寸分析.....	18
第六章、元件模擬與分析	19
6.1 端點結構變化分析.....	19
6.2 彈簧結構之理論與探討.....	20
6.3 彈簧結構之節數變化分析.....	21
6.4 彈簧第一節寬度變化分析.....	22
6.5 臂、支撐部的長度與寬度變化分析.....	23
6.6 負載位移與電容值之關係.....	25
6.7 測試極限應力內元件之最大位移.....	26
6.8 降低應力的各項參數綜合分析.....	26
6.9 可行性.....	26
第七章、後製程結果與討論	27
7.1 元件光罩修改.....	27
7.2 修改元件臂寬.....	27
7.3 修改電極之結構層.....	28
7.4 利用 METAL 層阻擋 RIE 蝕刻基板.....	28
7.5 元件固定端修改為基樁結構.....	29
7.6 修改電極結構.....	30
第八章、結論	30
第九章、參考文獻	31
附錄 A	A-1
附錄 B.....	B-1

圖目錄

圖 1. 二零零九年辛樂克颱風，台中后豐大橋遭沖毀.....	1
圖 2. 利用加速度檢波器檢測橋墩基樁裂縫.....	2
圖 3. CMOS 各層橫切面視圖	4
圖 4. CMOS-MEMS 常見後製程方式	4
圖 5. 標準 CMOS 製程剖面圖與 PAD 層示意圖	5
圖 6. 經 MEMS 後製程之結構釋放剖面圖.....	5
圖 7. L-Edit 繪製之微元件.....	6
圖 8. 光罩設計流程圖	8
圖 9. 電容式感測原理之示意圖	10
圖 10. 上下電極改變重疊面積之示意圖	10
圖 11. 上下電極重疊面積改變時之上視圖	11
圖 12. 系統架構示意圖	11
圖 13. 元件安裝示意圖	12
圖 14. 晶片佈局方式	12
圖 15. 微結構之示意圖	13
圖 16. 微結構各部分示意圖	13
圖 17. MEMS 材料之特性.....	14
圖 18. 最佳化模擬流程	14
圖 19. 利用 IntelliSuite 模擬元件作動情形	15
圖 20. 選擇模擬設定值	15
圖 21. 對模型作切割網格(mesh)動作.....	16
圖 22. 施加負載位移於感測端	16
圖 23. 設定支架為固定端	17
圖 24. 模擬結果-Sxx 應力值.....	17
圖 25. 模擬結果-Syy 應力值.....	18
圖 26. 元件作動時應力集中的範圍	18
圖 27. 三種不同端點結構示意圖	19
圖 28. 改變端點結構之位移對應力關係圖	19

圖 29. 彈簧結構示意圖	20
圖 30. 不同節數的彈簧結構	22
圖 31. 改變彈簧節數之位移對應力關係圖	22
圖 32. 彈簧第一節寬度示意圖	22
圖 33. 改變彈簧第一節寬度的位移對應力之關係圖	23
圖 34. 臂、支撐部的長度與寬度示意圖	23
圖 35. 改變臂長的之移對應力關係圖	23
圖 36. 改變臂寬之位移對應力關係圖	24
圖 37. 改變支撐部長度之位移對應力關係圖	24
圖 38. 改變支撐部寬度之位移對應力關係圖	25
圖 39. 負載位移與電容值之關係	25
圖 40. 鋁的極限應力與元件之最大位移關係圖	26
圖 41. 去光阻後元件損毀	27
圖 42. 加強臂寬	28
圖 43. 修改電極結構層	28
圖 44. 利用 METAL 層阻擋 RIE 蝕刻基板	29
圖 45. 元件固定端修改為基樁結構	29
圖 46. 上電極增加蝕刻孔示意圖	30

表目錄

表 1. Smart [®] 製程表.....	5
表 2. CIC CMOS-MEMS 製程單一彈簧結構各部位尺寸及材料常數.....	21
表 3. CIC CMOS-MEMS 製程單一彈簧結構節數與受力的關係.....	21

第一章、前言

1.1 研究背景

臺灣的河川以中央山脈為分水嶺，大部分的河川皆為東西流向，橋梁在南北交通運輸扮演著重要的角色；臺灣屬於高山地形，河流湍急的特性，再加上臺灣地處西太平洋颱風帶，每逢強烈颱風總會加劇橋梁遭到洪水沖垮，如圖 1 所示。橋梁之損壞大多以橋墩基礎裸露最為常見，一般而言乃因橋梁基礎遭受沖刷所致，橋墩遭受外力衝擊後會損毀，故本文將針對橋墩基礎最細部的損害-微米級裂縫感測進行探討。[1-5]



圖 1. 二零零九年辛樂克颱風，台中后豐大橋遭沖毀[6]

目前國內主要以「臺灣地區全國橋梁管理系統」中之 D.E.R&U.目視檢測評估方法為主，但由於目視檢測會受到檢測人員之主觀判斷、天候的優劣、檢測時間之掌控等因素而影響檢測的正確性與即時性，因此若能利用自動偵測系統對橋墩進行即時性的檢測，勢必能改善目視檢測的不足之處。[7-8]

1.2 研究動機

橋梁最重要、也最容易受外力破壞的部分即為橋墩，羅馬不是一天造成的，橋墩之所以會斷裂是由微米級裂縫形成細縫，進一步變成裂痕、最後導致斷裂，所謂見微知著，若能在第一時間偵測出橋墩產生之微米級裂縫，防止橋墩產生進一步的損壞，將可避免橋墩遭受沖毀的悲劇。

目前的技術僅能偵測 300 μm 以上的細縫，效果仍不夠理想，若能偵測到 300 μm 以下的細縫、甚至 100 μm 以下的微米級裂縫，勢必能在破壞擴大前及早預警，並有相對的補救措施，避免橋梁有毀損之虞。

1.3 文獻回顧

利用加速度檢波器檢測橋墩基樁裂縫

此項國外研究是利用加速度檢波器檢測橋墩基樁的裂縫，其架構如圖 2 所示，是由一個六面體的混凝土橋樁，結合一混凝土橋柱而成的架構，定義 L_A 為橋柱頂端至橋樁的長度， L_B 為裂縫處至橋樁的長度，實驗方法則是利用一把槌子敲打橋樁表面 U，橋柱與橋樁會產生駐波，再用加速度計進行檢測。[9]

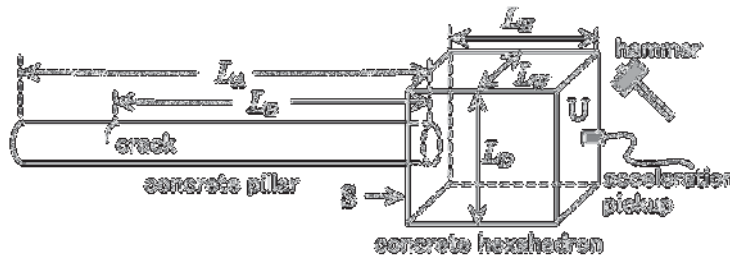


圖 2. 利用加速度檢波器檢測橋墩基樁裂縫

結果顯示，即便裂縫只佔了橫切面區域的 10%，此實驗不只能夠量測橋柱長度，亦能準確測出裂縫所在位置。

第二章、微機電製程技術與軟體簡介

2.1 微機電主要製程技術簡介

2.1.1 體型微加工技術 (Bulk micromachining)

利用矽晶片的晶格方向對各種化學藥品的蝕刻選擇性予以雕塑成形，如對基材進行等向或非等向乾式／濕式蝕刻等，而基材材質主要是單晶矽及 Pyrex 玻璃、PMMA 或其他高分子材料等，部分會用到石英或鈦酸鋰等具壓電性材質。其加工技術是建立在單晶矽非等向性蝕刻、雙面對準、蝕刻終止與蝕刻幕罩保護等技術上，主要可製造出高深寬比之結構，如壓力感測器 (Pressure sensor)、加速度規 (Accelerometers)、麥克風 (Microphone)、微幫浦 (Micro pump)、微閥 (Micro valve)、微稜鏡 (Micro prism)、微探針 (Micro tip) 等。

2.1.2 面型微加工技術 (Surface micromachining)

傳統半導體製程中薄膜之成長與蝕刻便是利用表面微細加工方式來建構所需之元件結構，此外如著名的 MUMPs (Multi User MEMS Processes)、美國聖地牙哥國家實驗室 (SNL)、tMt 所發展之 Smart 製程以及 CIC COMS-MEMS 製程平台之微機電製程技術即屬此類。其薄膜材質主要是多晶矽 (Poly-silicon)、氧化矽 (Silicon dioxide) 或磷矽玻璃

(PSG)、氮化矽(Silicon nitride)及各種金屬如鋁、金、銅等。近幾年也有用到鑽石、碳化矽(Silicon carbide)、PZT 等薄膜。其主要優點為製程設備與傳統積體電路製程類似，且結構設計較具彈性；而缺點則是殘留應力(Residue stress)所造成薄膜翹曲(Bending)及沾黏現象(Sticking)等問題。

2.1.3 LIGA、微放電加工(Micro-EDM)、準分子雷射

LIGA(Lithographie GalVanoformung Abformung)，也稱為 X 光微影。其利用 X 光進行厚膜光阻曝光，並利用電鑄、熱壓或旋鍍等技術翻成子模，再利用子模製作成最終金屬或陶瓷元件。如德國 IMM 公司便為使用 LIGA 製程來發展微元件的著名廠商之一。其優點是可以得到 1mm 以上高深寬比(high aspect ratio)的結構，缺點是必須利用同步輻射光源進行曝光，儀器設備建置非常不容易且昂貴，因而其應用尚不普遍，且在 1mm 厚度以下有逐漸被 UV-LIGA 取代之趨勢。

微放電加工(Micro-EDM)為利用放電及化學蝕刻進行基材加工；而準分子雷射(excimer laser)則是利用雷射之局部高能量密度光束將不要的基材去除。兩者之優點均為不需光罩，且若配合精密定位控制系統的話，便能製作精密之三微結構。

在國內外的微機電系統研發單位，亦多半採用”分立(distribute)”之方式，製作出外形精巧且製程富彈性之微裝置(所謂”distribute”；即在無塵室自行施行曝光、顯影、蝕刻、電鍍等之微加工步驟)來設計、製作微機電元件，然而此種做法必須要有製程經驗豐富的工程師和擁有昂貴機台設備，才有辦法製作出符合預期的微機電元件。

2.2 國內面型微加工共用製程簡介

2.2.1 CIC CMOS-MEMS 積體電路相容製程簡介

國家晶片系統設計中心(National Chip Implementation Center, CIC) CMOS-MEMS 製程平台係利用 TSMC 0.35 μ m 2P4M mixed mode CMOS process，並提供後製程選項，其後製程委由工研院(ITRI)製作，此製程包含兩層多晶矽以及四層金屬(鋁)，如圖 3 所示，其實際製作流程、薄膜厚度與材料參數等，皆在 TSMC 設計手冊與參考資料中。設計常以金屬或是多晶矽做為微結構之主體層，並可使用場氧化層、金屬層為其犧牲層，後製程多為濕蝕刻搭配超臨界乾燥技術或是使用乾式等向性蝕刻、非等向性蝕刻等釋放微結構，如圖 4 所示，常應用於加速度計、壓力計、熱阻(heating resistor)、微面鏡(micro mirror)、微型感測器(micro sensor)、微致動器(micro actuator)等。

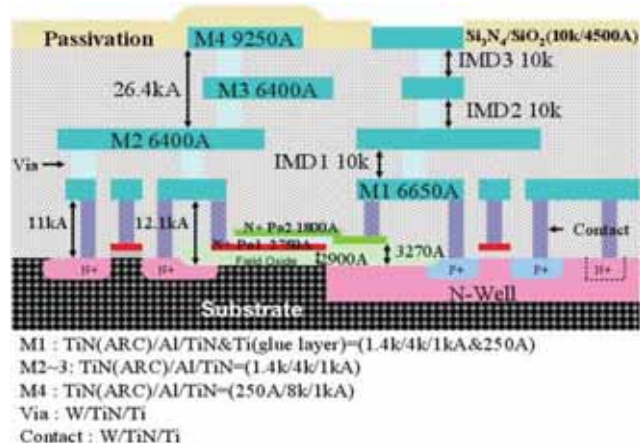


圖 3. CMOS 各層橫切面視圖

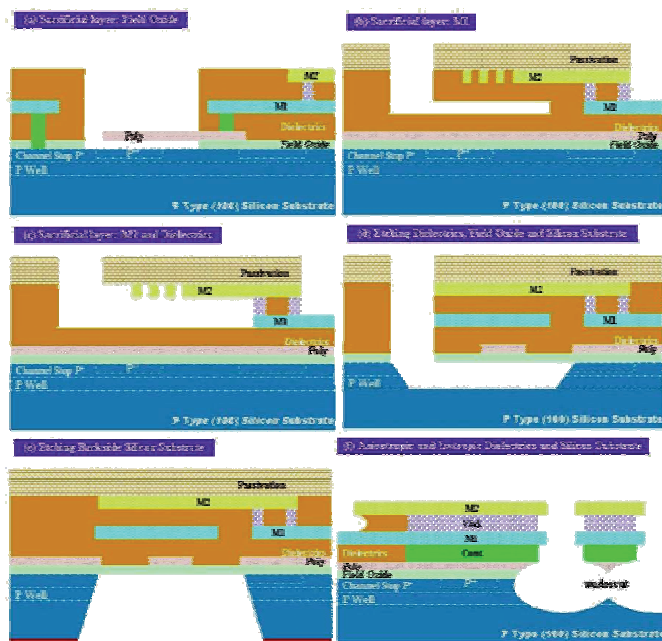
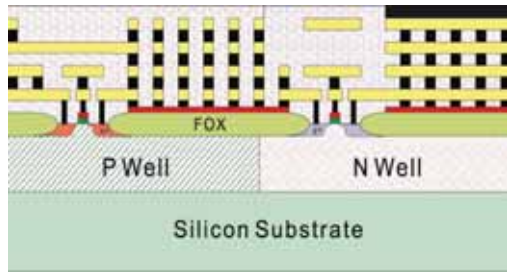
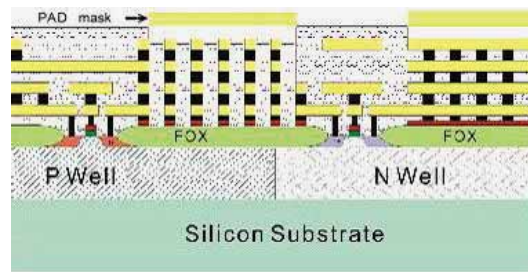


圖 4. CMOS-MEMS 常見後製程方式

CIC 之 CMOS-MEMS 技術平台之製程概念，如圖 3 至圖 6 所示，然設計微元件需定義後製程範圍以及 PAD 區域，如此才能進行 RIE 深蝕刻，以利自行進行濕式蝕刻釋放元件；如圖 5 (a)所示，為標準 CMOS 製程完成後之剖面圖，剖面中包含 N-MOS、P-MOS、電路導線，然右上方裸露之外連線金屬墊(PAD)，用於定義元件區域，如圖 5 (b)所示，圖 6 (a)定義出後製程區域(RLS)後進行氧化層深蝕刻，並釋放由犧牲層所保護之微結構，如圖 6 (b)所示。

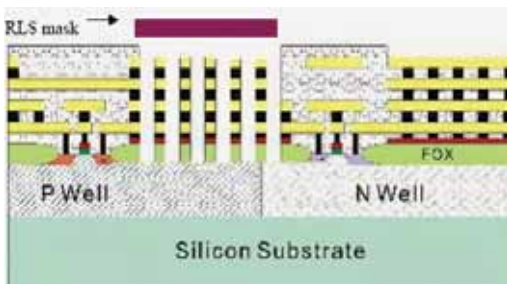


(a) 標準 CMOS 製程剖面圖

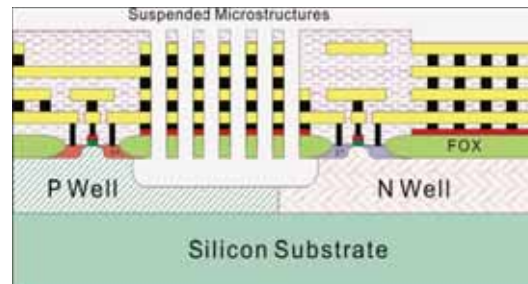


(b) PAD 層開啟定義元件區域

圖 5. 標準 CMOS 製程剖面圖與 PAD 層示意圖



(a) 定義後製程(RLS)區域



(b) 釋放由犧牲層所保護之微結構

圖 6. 經 MEMS 後製程之結構釋放剖面圖

2.2.2 tMt Smart®面型微加工共用製程簡介

探微科技股份有限公司(Touch Micro-system Technology Inc., tMt)，可提供一種低成本且快速製造之面型微加工製程。Smart®製程(Surface Micromachining for Applications and Research Technology Platform)則為面型微加工研究技術平台，應用於MPW(Multi Project Wafer technology platform)單一晶圓多重計畫技術平台。表 1 為 Smart®製程光罩名稱與材料沉積厚度等相關說明表。

表 1. Smart®製程表

Level	Mask #	Thickness (Å)	GDS number	Dark / Clear
THOX	N/A	5000	N/A	N/A
LS SiN	N/A	5000	N/A	N/A
Poly 0	#1 Poly 0	5000	1	Dark
SiN 0	#2 SiN 0	5000	2	Clear
LTO 1	#3 Dimple (7500 Å)	17500	3	Clear
	#4 Anchor 1		4	Clear
Poly 1	#5 Poly 1	20000	5	Dark
LTO 2	#6 Anchor 2	17500	6	Clear
Poly 2	#7 Poly 2	20000	7	Dark
Metal (Cr /Ni/ Au)	#8 Metal	100/1000/5000	8	Clear (lift-off)

2.3 軟體簡介

2.3.1 光罩佈局設計軟體

光罩之設計主要使用半導體電路佈局軟體，如 L-Edit、Laker、Virtuoso、MEMS Pro、MEMS Explore 等，並配合製程設計規範確認(Design Rule Check, DRC)，完成光罩之佈局設計。

本文之光罩佈局設計，使用電腦輔助專業光罩佈局設計軟體 L-Edit (Tanner EDA L-Edit Pro)繪製，以圖形化介面代表每一層結構，整合成為同一光罩圖案，如圖 7 所示，常用於電路設計與微機電元件之設計。其中包含有 Layout edit、DRC Check、自動放置與繞線等功能，並支援 GDSII、CIF、EDIF 與 SPICE 等標準光罩檔案格式。[10]

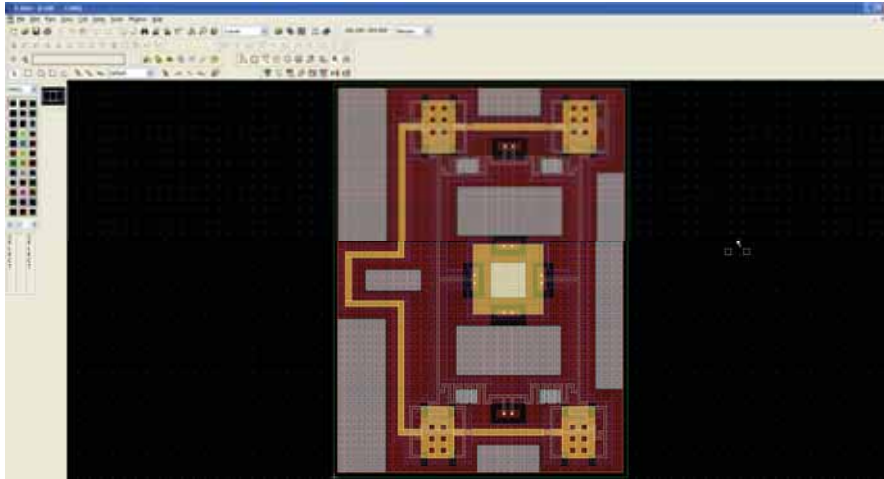


圖 7. L-Edit 繪製之微元件

光罩之佈局必須遵守製程設計手冊(Design Handbook)設計，其繪製流程如下：

步驟一：使用設定 -

1. 環境設定(Design setup) - 定義使用技術名稱、單位與間距設定。
2. 編輯元件 - 定義元件(Cell)。
3. 設定圖層(Setup Layer) - 定義圖層顏色、層號與圖形堆疊關係。
4. 設計規範設定(Design rule setup) - 定義光罩圖案，符合設計規範繪製圖層。
5. 截面流程定義(Cross-section process definition) - 定義 a. 截面觀察之製程步驟與作用(Step)、b. 層材質(Layer)、c. 製作厚度(Depth)、d. 步驟特點(Lable)、e. 蝕刻或擴散傾角(Angle[offset])以及 f. 註解(Comment)。

步驟二：繪製圖形(Pattern) –

將結構設計由堆疊分層構成，並轉化成圖形繪製。

步驟三：截面觀察(Cross-Section) –

檢查圖形截面結構是否如預期，若否則修改圖形。

步驟四：光罩完成(Mask) –

當所有層之圖形皆如設計，截面如預期，此時完成光罩之初步繪製。

步驟五：轉換格式 –

將檔案轉成(GDS) 檔輸出(Export Mask) 。

步驟六：設計規範確認(Design rule check – DRC) –

確認光罩設計符合設計規範，若有錯誤則依其座標將之修改。

步驟七：完成光罩繪製 -

完成符合設計規範之光罩。

2.3.2 製程與元件性能模擬分析軟體

在微機電系統設計上，製程之模擬分析最常使用 Intellisuite 與 CoventerWare 兩套專業微機電輔助設計分析軟體，亦有人使用 MEMS Pro 轉入 ANSYS 之作法，此三者皆使用有限元素分析法。在微光學部分，目前僅部分微光學元件有其專用軟體，尚無套裝軟體出現，一般分析常使用有限時差分法。本文研究則是使用 Intellisuite 進行元件模擬分析。

Intellisuite 軟體為專門為微機電系統所開發之軟體，可在實際製作元件前最佳化 MEMS 的設計，以減少原型發展的時間，其平台結合了製程模擬、材料資料庫、光罩設計及元件模擬分析功能，其主要功能如下：

- A. 製程模擬：包含製程模擬器、製程驗證、材料與製程資料庫、設計樣本與除錯。
- B. 模型建立與光罩設計工具：包含模型建立、製程步驟結果顯示、光罩佈局建立、標準光罩檔案(DXF, GDS II)、自動網格、幾何模型建立與 ANSYS 和 PARTAN 之有限元素模型雙向介面。
- C. 分析模組：靜電邊界元素分析、電熱固耦合分析、熱固耦合有限元素分析。
- D. 材料分析：材料庫、材料性質預測、使用數據整合。
- E. 非等向性蝕刻模擬：蝕刻率資料庫、角落補償與使用者數據整合。

以下為使用 Intellisuite 軟體之模擬步驟：

步驟一：建立模擬製程(Process simulation)條件

使用製程模擬軟體 InterlliFab，根據製程，輸入其製程參數，分別進行模擬製程檔案的建立。

步驟二：模擬製程的驗證

驗證完成模擬製程的正確性。

步驟三：製程模擬與模型建立

由 InterlliFab 匯入光罩(Import Mask)，進行製程模擬，建立模型並轉入機械分析模組(Mechanical Model)，進行模擬分析

步驟四：模型分析(Model Analysis)

確認模型之有限元素之網格(mesh)建立，給予模擬條件，進行模擬數次並確認條件相同時，顯示之結果相同，記錄模擬結果。

步驟五：改變條件

利用上述之方法，逐一改變單參數條件，重新分析模擬，將所有模型根據製程與改變條件，做出比較表格，並依據國內外相關的論文比照參考，來確認模擬條件與模擬值接近實際製程，且所得的值皆為有實質意義。

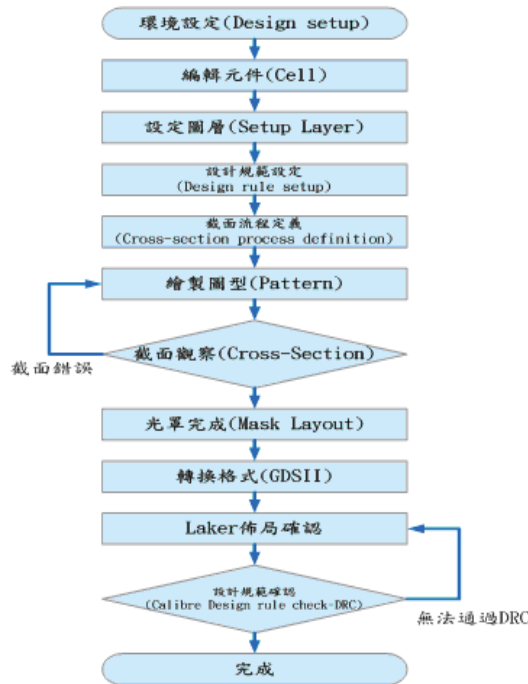


圖 8. 光罩設計流程圖

第三章、感測微結構之理論與探討

本系統架構包含四大部分，分別是微結構、訊號轉換電路、訊號放大電路以及無線傳輸技術，本文將針對感測用之微結構進行研究。

現今有許多利用微機電方式感測的架構輩出，其中以壓阻式感測器及電容式感測器為主。電容式感測器由於高靈敏度及其對溫度敏感度低的特性，被廣泛使用在微機電感測的架構中，因此本次設計將採用電容式感測器。[11-12]

3.1 電容式感測器原理

感測器是將感測之物理或化學變化量以電磁信號的模式顯示出。通常可分成電阻、電容以及電感，各有其不同之感測原理及方式。比起其他原理的感測器，電容式感測器特別適合於低溫度係數、低耗電、以及高靈敏度之應用。電容值如 (3.1) 式所示：

$$C = \varepsilon \frac{A}{d} \quad (3.1)$$

其中 ε 為上下電極之金屬材料介電係數，A 為上下電極之間重疊部分的面積，d 為上下電極之間的距離，對 (3.1) 式做偏微分處理結果如式 (3.2) 所示：

$$\begin{aligned} \Delta C &= \left(\frac{\partial C}{\partial \varepsilon}\right) \Delta \varepsilon + \left(\frac{\partial C}{\partial d}\right) \Delta d + \left(\frac{\partial C}{\partial A}\right) \Delta A \\ &= \frac{A}{d} \Delta \varepsilon - \frac{\varepsilon A}{d^2} \Delta d + \frac{\varepsilon}{d} \Delta A \end{aligned} \quad (3.2)$$

接著將 (3.2) 式除以 (3.1) 式，可得到 (3.3) 式

$$\frac{\Delta C}{C} = \frac{\Delta \varepsilon}{\varepsilon} - \frac{\Delta d}{d} + \frac{\Delta A}{A} \quad (3.3)$$

由 (3.3) 式可以看出電容值的變化正比於介電係數與作用面積，而反比於兩電極間的距離。如圖 9、圖 10 所示，本次設計利用上下電極之重疊面積的改變，造成的電容值變化進行感測，電容式感測一般應用於物理量之量測，如壓力、速度、加速度、位置、流量、溫度等。[11]

3.2 微結構感測方式

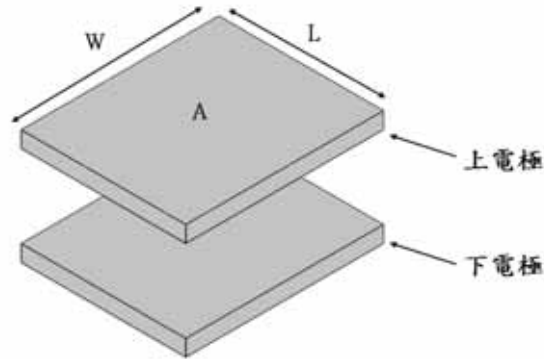


圖 9. 電容式感測原理之示意圖

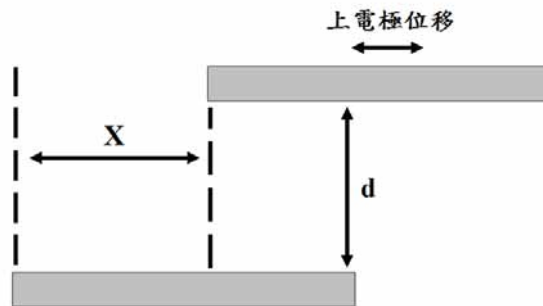


圖 10. 上下電極改變重疊面積之示意圖[11]

當微結構受到外力影響時上電極會產生位移 X ，如圖 10 所示，此時只有重疊面積 A 與電容值 C 會產生變化，而產生 ΔA 與 ΔC ，而 ε 與 d 則不會改變，故可將(3.3)式中的 $\frac{\Delta \varepsilon}{\varepsilon}$ 與 $\frac{\Delta d}{d}$ 消除，得到 (3.4) 式：

$$\frac{\Delta C}{C} = \frac{\Delta A}{A} \quad (3.4)$$

本次設計是利用元件作動時，微結構之上下電極的重疊面積改變來量測電容值 ΔC ，如圖 11 所示， W 與 L 為固定值， X 為上電極之反向位移， ΔA 為兩電極之重疊面積變化值，藉由此關係可得 (3.5) 式：

$$\Delta A = (W - X)L \quad (3.5)$$

量出電容值 ΔC 後，可由 (3.4) 式與 (3.5) 式之關係求得上電極之位移 X ，此值即為微米級裂縫之寬度，本次設計便是利用上述方式感測橋墩之微米級裂縫。[12-13]

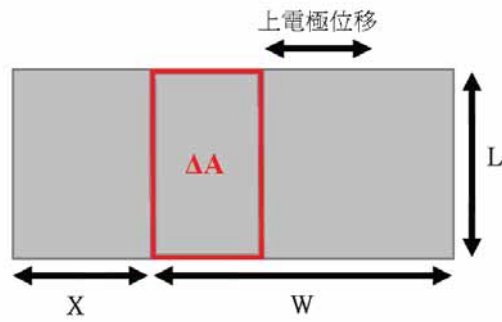


圖 11. 上下電極重疊面積改變時之上視圖

第四章、系統架構與元件設計

4.1 系統架構

本次設計概念之系統架構包含四大部分，分別是微結構、訊號轉換電路、訊號放大電路以及無線傳輸技術，如圖 12 所示，在橋墩遭受洪水沖刷時，先由微結構感測出因位移而產生變化的電容值，接著將此電容值經訊號轉換電路轉換成電訊號，由於是微小晶片，訊號相對的也比較微弱，故仍需經一訊號放大電路將電訊號放大，最後再利用無線網路通訊技術(如 Zigbee 等)將電訊號傳送至中央處理端進行處理。

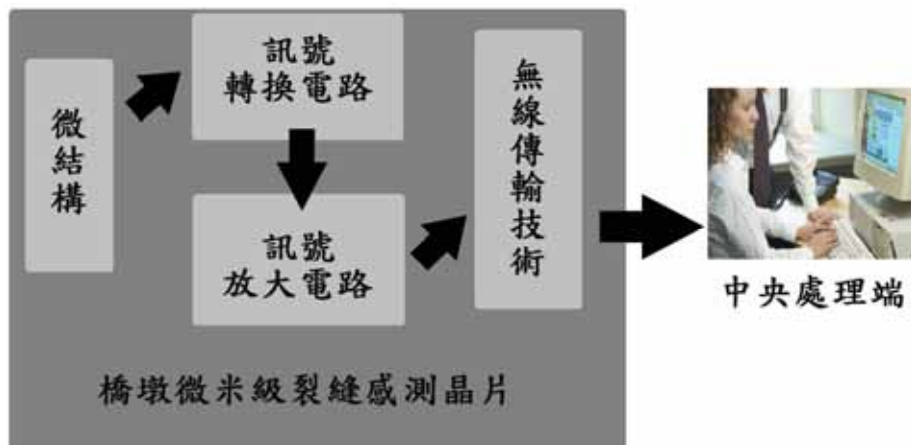


圖 12. 系統架構示意圖

4.2 元件安裝方法

本節將說明橋墩微米級裂縫感測晶片如何與橋墩進行連結。首先，晶片將以陣列的方式排列，安裝於橋墩可能產生裂縫處，利用一層厚度 2mm 之環氧樹脂(Epoxy)將元件封裝，避免晶片受到外界干擾，接著使用鋼材或鋁材建立一厚度為 4mm 的強化金屬層，以增加其架構強度，最後再上一層厚度為 4mm 之混凝土保護層，使整體系統架構有更完善的保護，其安裝示意圖如圖 13 所示。

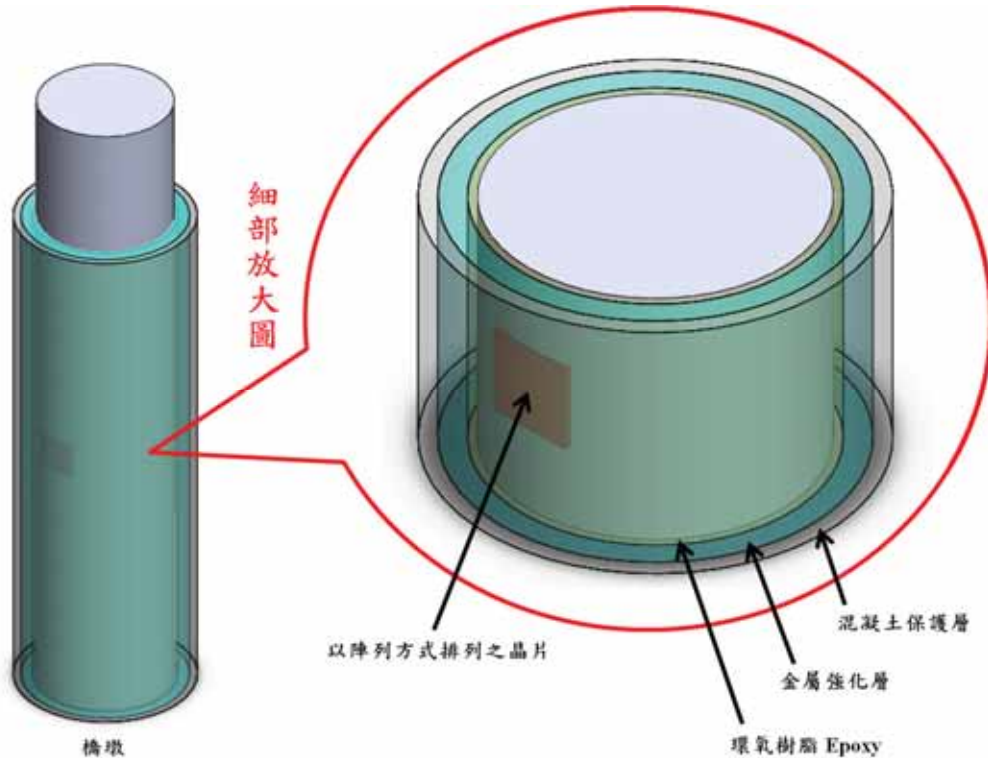


圖 13. 元件安裝示意圖

了解元件安裝方法後，接著是陣列之晶片如何佈局於橋墩上，以下舉出兩種方式，如圖 14，此圖是將橋墩之圓柱體表面攤開為平面以進行說明，圖 14 (a)為測量裂縫產生處之方式，而圖 14(b)為檢測強度分佈之佈局方式。

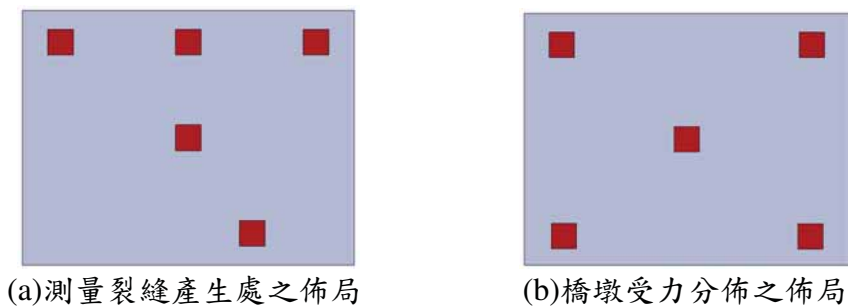
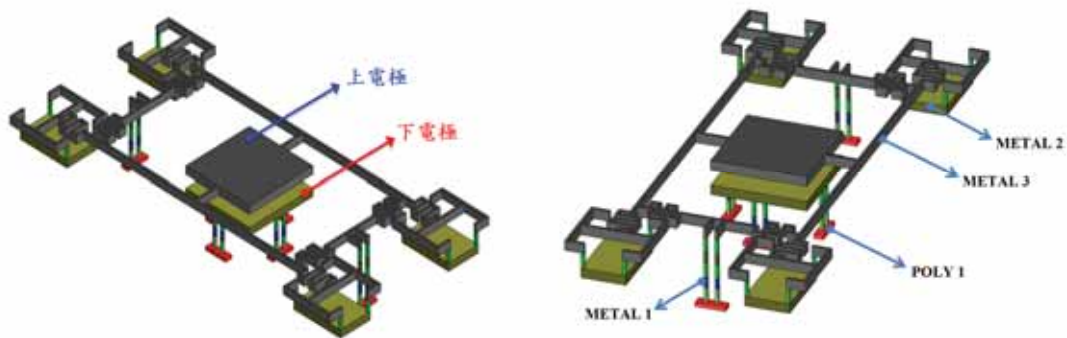


圖 14. 晶片佈局方式

4.3 元件設計

本元件依照國家晶片系統設計中心提供之 $0.35\mu\text{m}$ CMOS-MEMS 共用製程之設計規範，製作出 CMOS-MEMS 微結構。此微結構是由上電極、下電極、槓桿結構、臂、支撐部、框架型結構組成，如圖 15、圖 16所示。將此元件安裝於橋墩可能產生微米級裂縫處，橋墩在遭受外力沖擊而產生微米級裂縫時，會因拉扯或擠壓的力量使微結構作動，微結構之槓桿結構利用槓桿原理使上電極產生位移，上、下電極之間的重疊面積會改變，因而造成電容值的變化，藉由此電容值量測微米級裂縫之寬度，再將此數據轉換成電訊號經放大電路及無線通訊技術將訊號送出，達到自動偵測及預警的效果。

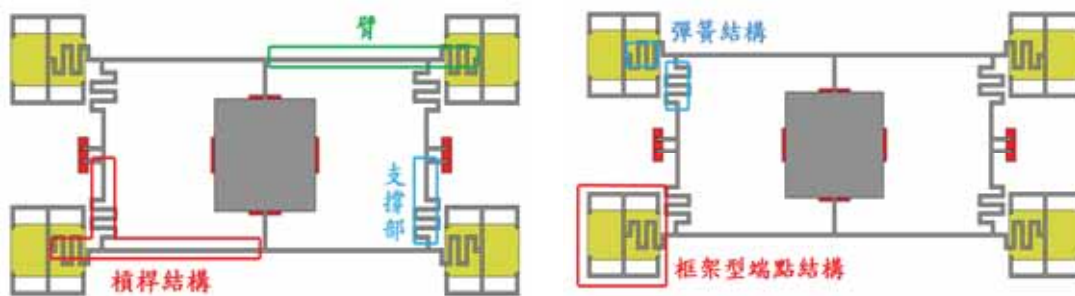
其中上電極為METAL 3，下電極為METAL 2，設計元件時使用一道光罩設計蝕刻孔，以RIE方式進行蝕刻孔深蝕刻，預計於後製程元件釋放時，使用濕式蝕刻(Wet Etching)的方式(Silox Vapox III)進行Metal3跟Metal2之間的Silicon dioxide的去除，便能使上下電極有空間層，形成一電容式感應結構。



(a) 整體架構示意圖

(b) 元件各層材料示意圖

圖 15. 微結構之示意圖



(a) 槓桿結構

(b) 降低應力結構

圖 16. 微結構各部分示意圖

第五章、元件模擬流程

5.1 元件材料特性

本次使用之 0.35 μm 製程中的金屬為鋁(Aluminum)，其極限應力為 0.15GPa (150MPa)，如圖 17 所示，為了確保微結構不會因為承受的應力過大而造成斷裂，因此必須尋求微結構之最佳化尺寸，以降低元件最大應力值。[14]

Mechanical Properties of MEMS Materials 3-23

TABLE 3.12 Initial Design Values

Material	Young's Modulus (GPa)	Poisson's Ratio	Yield Strength (GPa)	Ultimate or Fracture Strength (GPa)
Aluminum	70	—	—	0.15
Copper	120	—	0.15	0.35
Gold	70	—	—	0.30
Nickel	180	—	0.30	0.50
Nickel-iron	120	—	0.70	1.60
Diamond-like carbon	800	0.22	—	8.0
Polysilicon	160	0.22	—	1.2-3.0
Silicon crystal	125-180	—	—	>1.0
Silicon carbide	400	0.25	—	—
Silicon nitride	250	0.23	—	6.0
Silicon oxide	70	—	—	1.0

圖 17. MEMS 材料之特性

元件的最佳化流程如圖 18 所示，本文將依照此流程求得元件之最佳化。

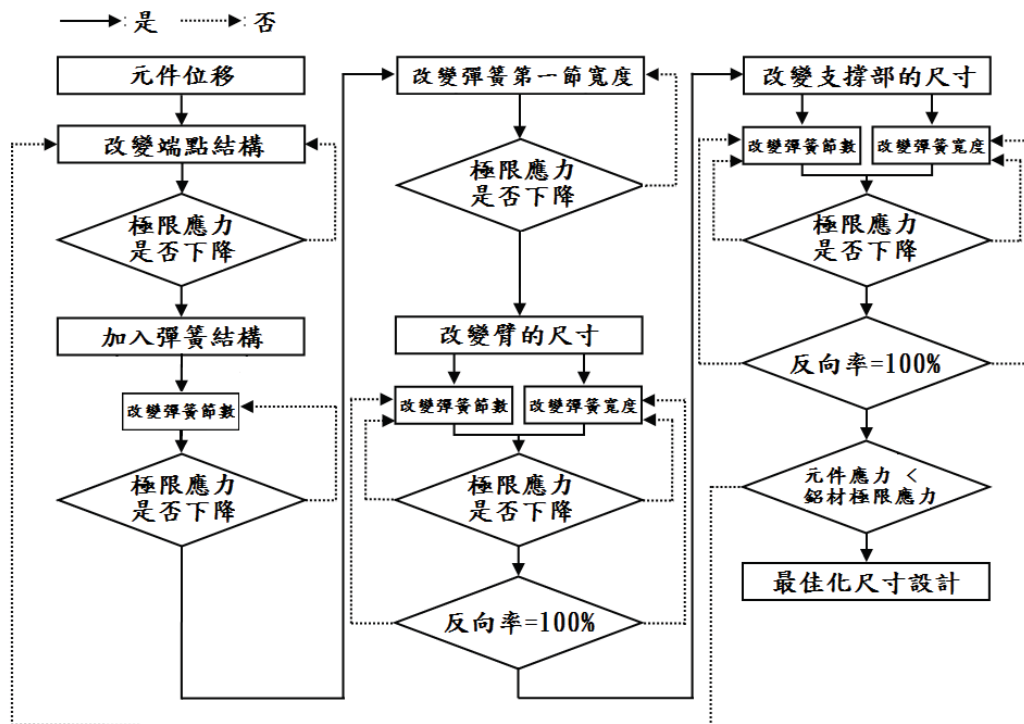


圖 18. 最佳化模擬流程

本研究採用微機電商用模擬軟體 IntelliSuite 中的 ThermoElectroMechanical Module 進行模擬，施加負載位移於元件上，模擬元件作動時之應力及位移大小，作為決定降低應力結構的參考依據，如圖 19 所示。

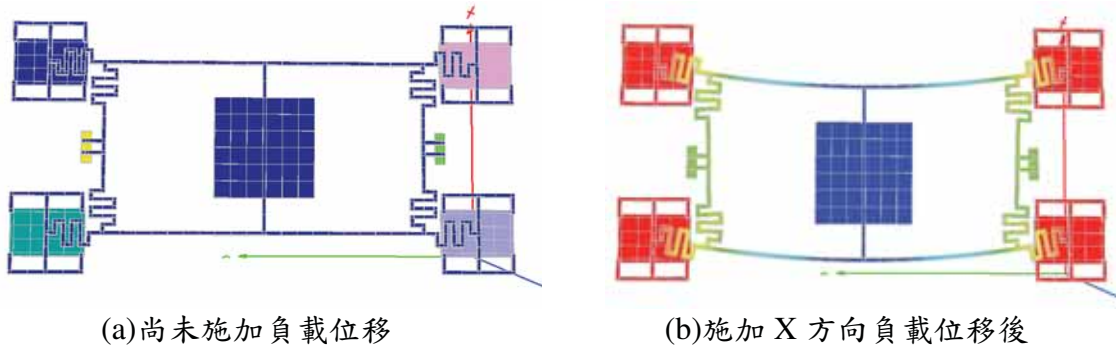


圖 19. 利用 IntelliSuite 模擬元件作動情形

5.2 元件模擬流程

Step 1：利用 IntelliSuite 中的 ThermoElectroMechanical 進行模擬，模擬設定值選擇 stress/displacement，如圖 20 所示，尋找 metal 極限應力與最大位移。

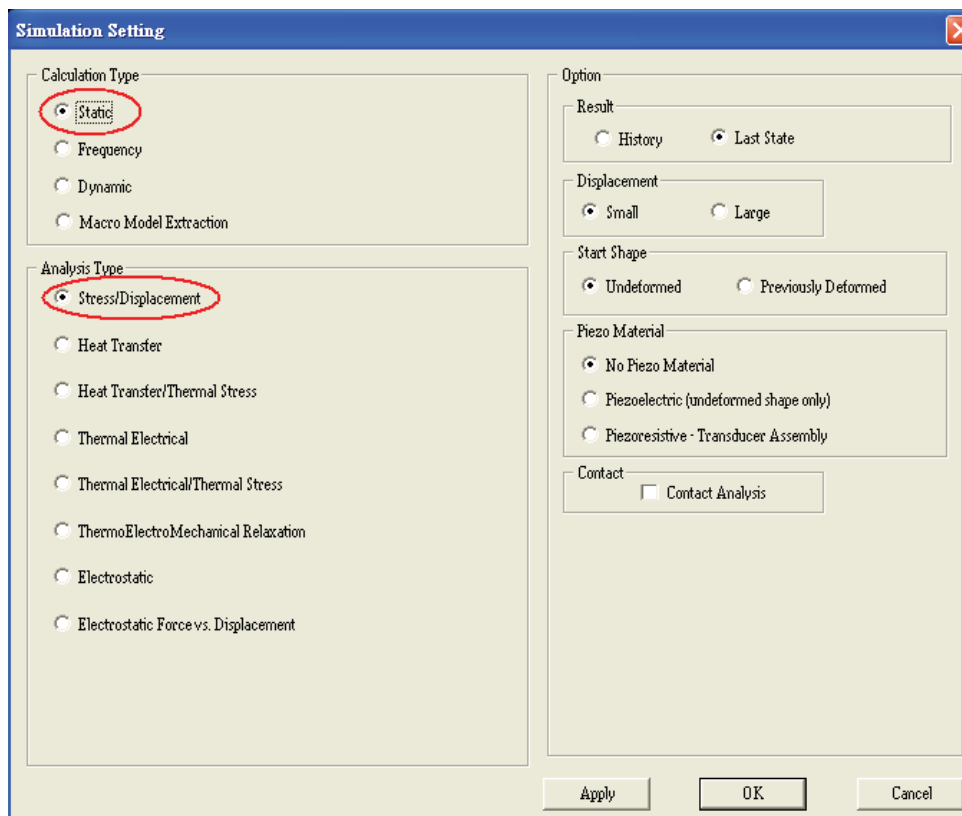


圖 20. 選擇模擬設定值

Step 2：對模型作切割網格(mesh)動作，本研究設定最大 Mesh Size 為 10 μ m，
如圖 21 所示。

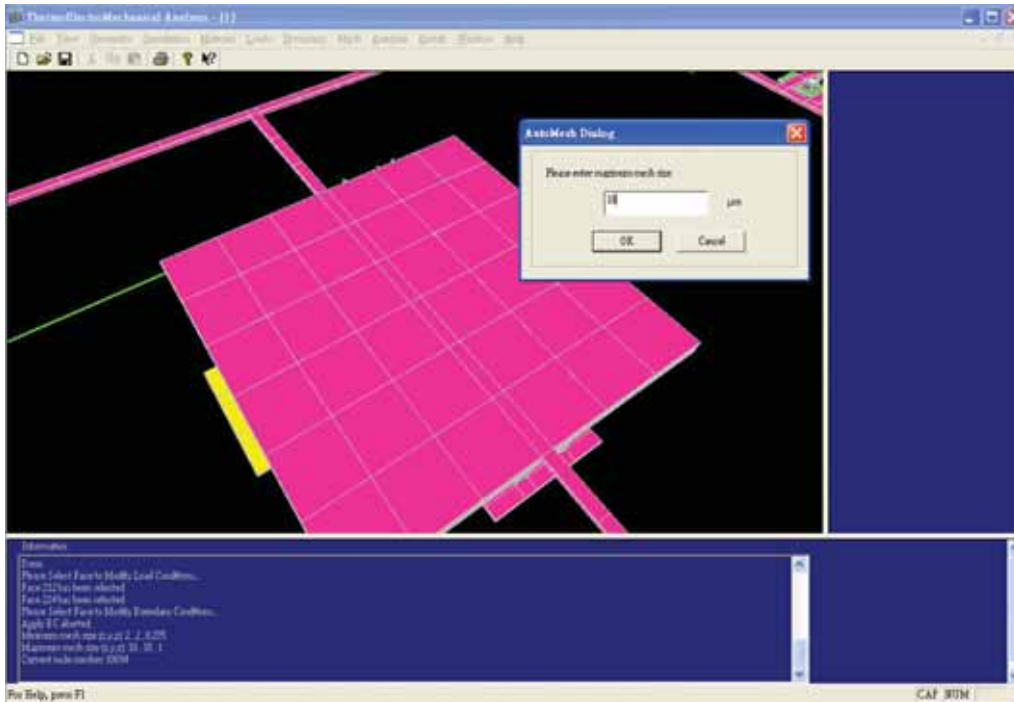


圖 21. 對模型作切割網格(mesh)動作

Step 3：設定模型的邊界條件，施加負載位移於模型中四個感測端，如圖 22
紅圈處所示。

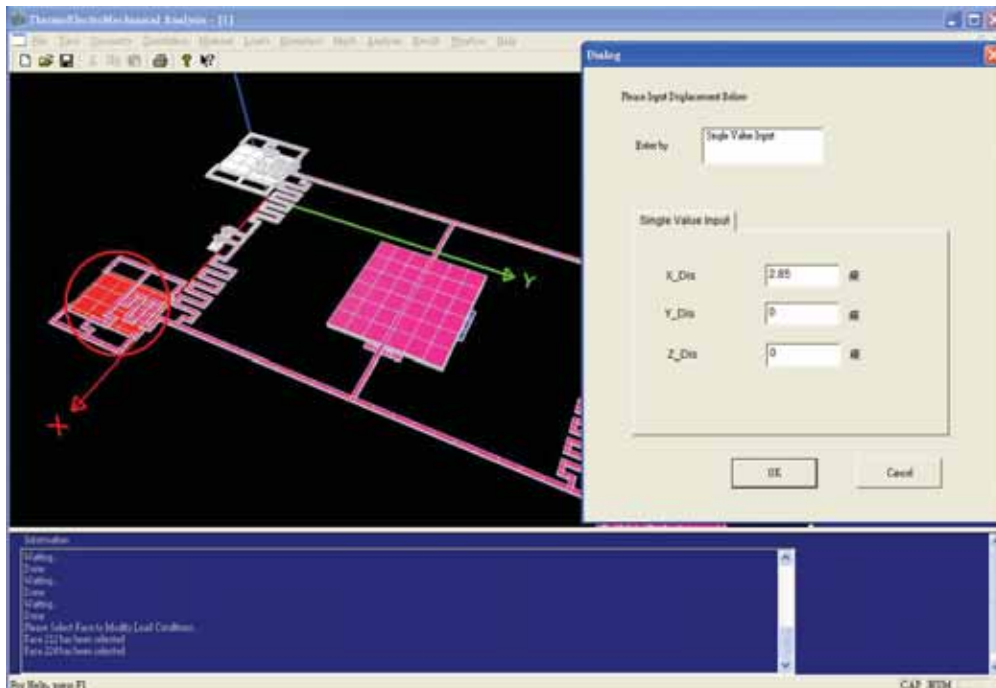


圖 22. 施加負載位移於感測端

Step 4：設定模型的邊界條件，將支架部分為固定端，如圖 23 所示。

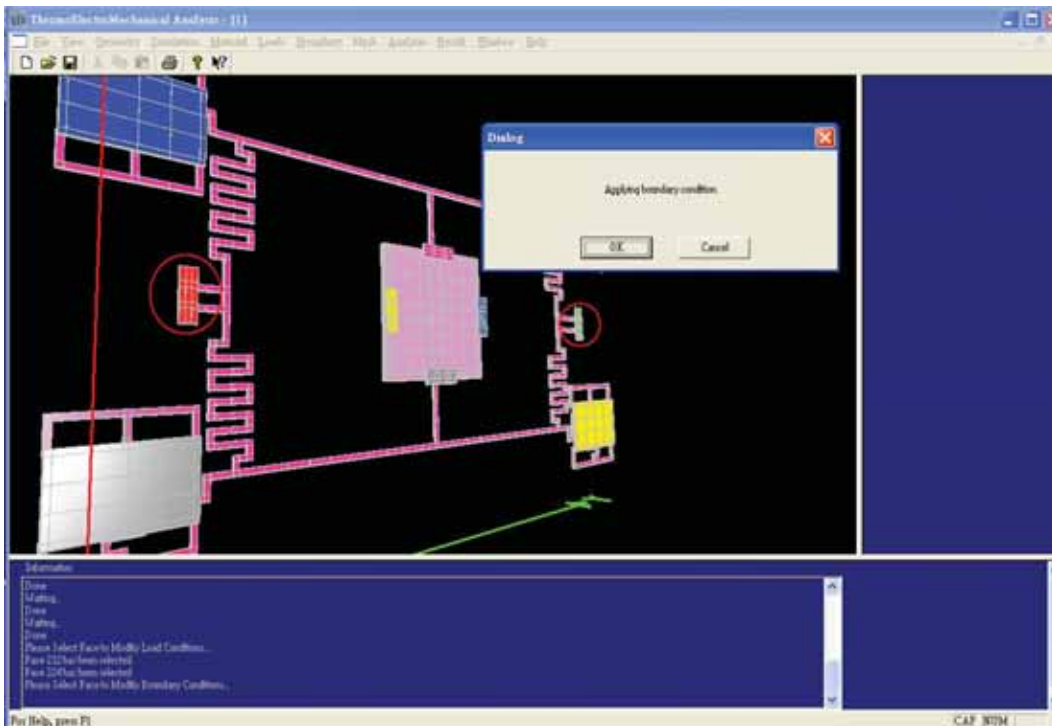


圖 23. 設定支架為固定端

Step 5：最後進行模擬分析，運行完後即可看到模擬結果，如圖 24、圖 25 所示。

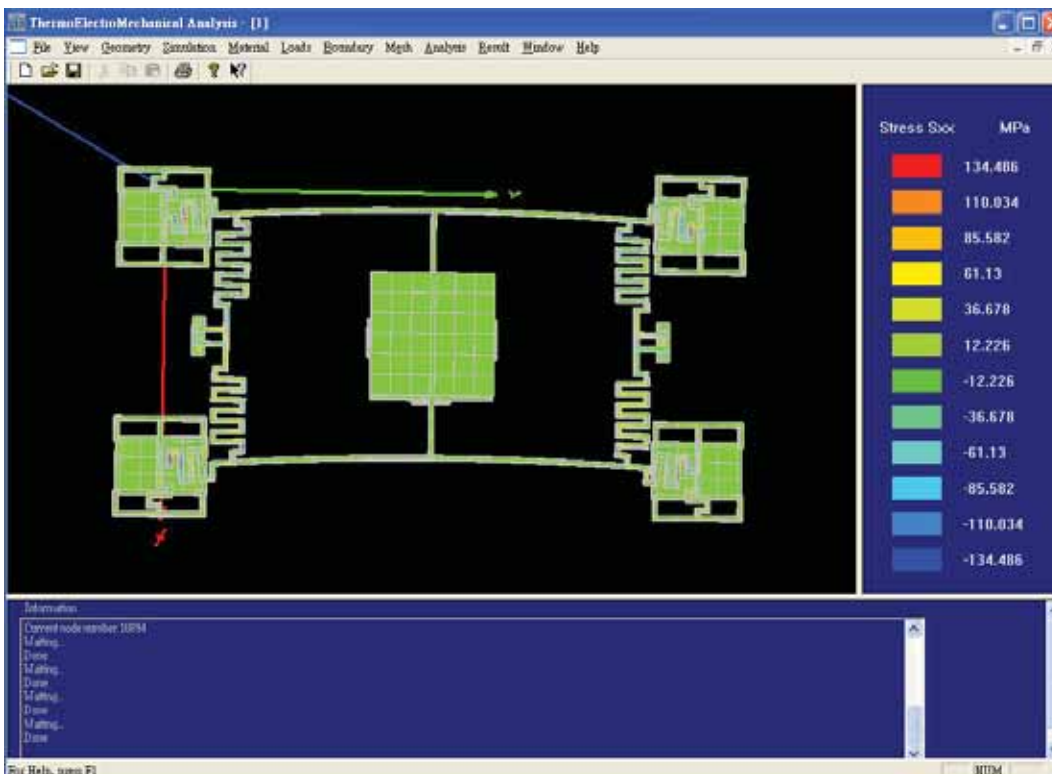


圖 24. 模擬結果-Sxx 應力值

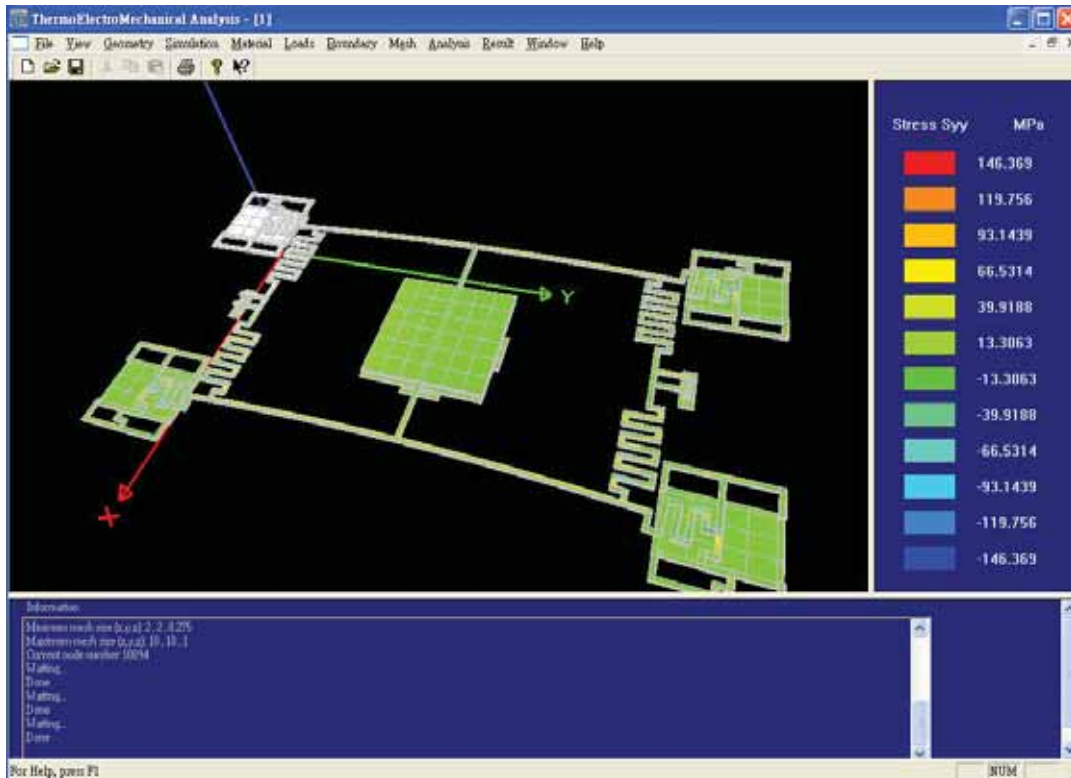
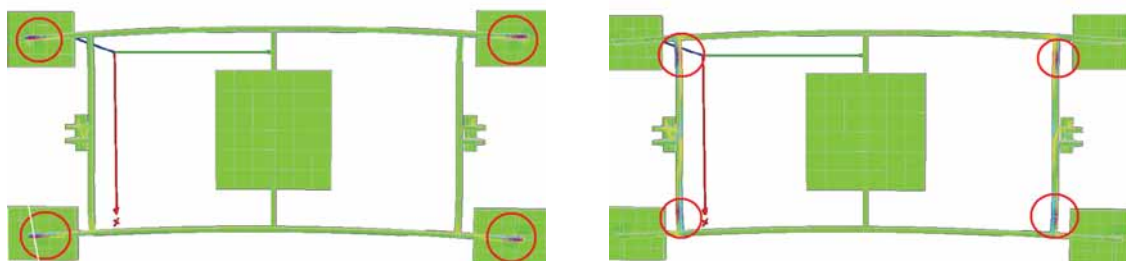


圖 25. 模擬結果-Syy 應力值

5.3 最佳化尺寸分析

由於本次設計之微結構是由複雜、多層之幾何形狀所組成，影響元件作動時應力大小的參數很多，故進行模擬時僅調整一項參數之尺寸，其餘參數則固定不變，依此類推，逐一求得各項參數之最佳尺寸，使元件達到最佳化尺寸狀態。

在元件的兩端施加負載位移後，發現應力最高值所在的範圍，為端點兩端及支撐部與臂連接的地方，如圖 26 圓圈所圈起來處，因此求得最佳化尺寸的設變因子，將針對這幾個區域著手。



(a) 臂上應力集中的範圍

(b) 支撐部上應力集中的範圍

圖 26. 元件作動時應力集中的範圍

第六章、元件模擬與分析

6.1 端點結構變化分析

由圖 26 得知應力集中在臂的兩端，故可藉由改變端點結構來降低應力的產生，並設計出單邊端點、框架型端點、及加彈簧框架型端點這三種不同端點結構，如圖 27 所示，模擬施加不同負載位移對應力變化之影響。

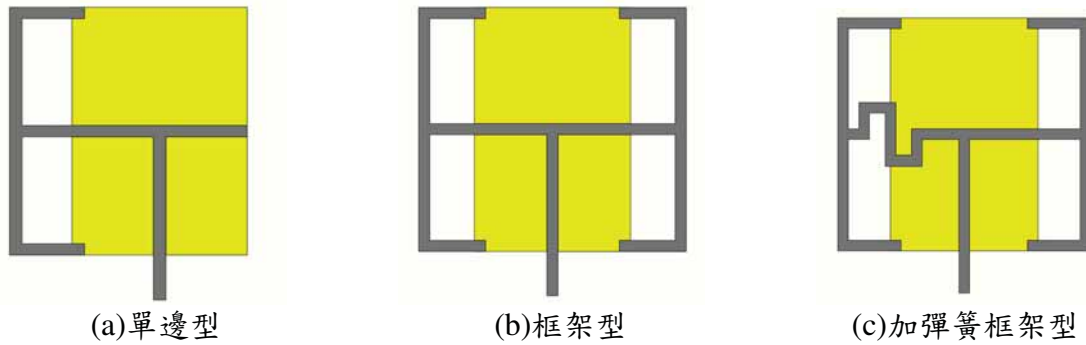


圖 27. 三種不同端點結構示意圖

圖 28 為三種不同端點結構之位移對應力關係圖，選擇結構時須同時注意 x 方向軸向應力(S_{xx})和 y 方向軸向應力(S_{yy})兩種應力值，兩應力值皆不超過鋁的極限應力下並有最高位移，由圖 28 結果可知，加彈簧框架型之應力略小於其他結構，原因為加彈簧框架型加入了一彈簧結構，彈簧能夠降低元件作動時之應力值，這部分在 5.3 彈簧結構之理論與探討中會進一步說明。經由以上分析，端點結構之最佳化採用此種結構。

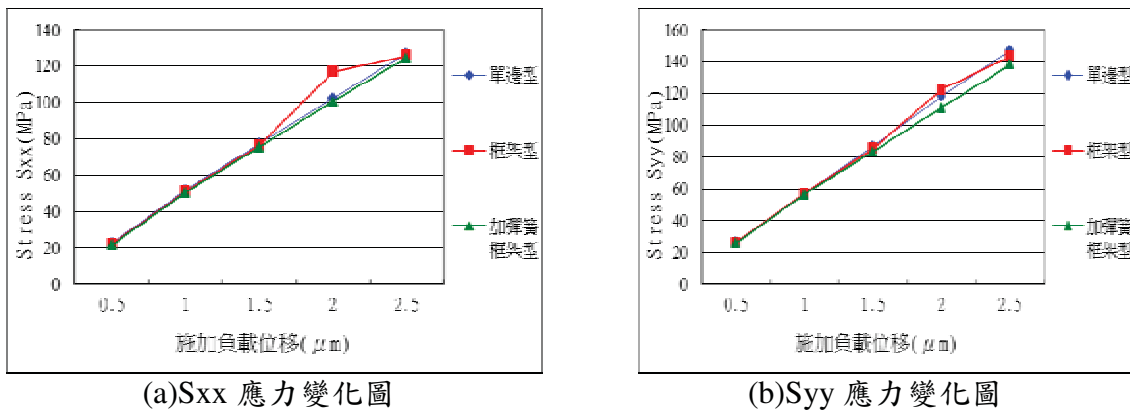


圖 28. 改變端點結構之位移對應力關係圖

6.2 彈簧結構之理論與探討

由圖 26 可得知元件作動時的應力集中在支撐部，為了使應力降低，我們在支撐部加入一彈簧結構，為何選用彈簧結構，是由於虎克定律之應用中的一個常用例子即為彈簧，根據虎克定律，在彈性限度內，彈簧的彈力 F 和彈簧的長度變化量 x 成線性關係，即：

$$F = kx \quad (6.1)$$

與虎克定律呈作用力與反作用力關係的式子為恢復力公式：

$$F = -kx \quad (6.2)$$

其中 k 是彈簧的彈性係數，它由彈簧材料的性質和幾何外形所決定，負號表示彈簧所產生的彈力與其伸長（或壓縮）的方向相反，這種彈力稱為恢復力，表示它有使系統回復平衡的趨勢，因此本次設計在微結構中加入彈簧結構，如圖 29 所示，使元件作動產生反向位移時能夠降低應力值。[15]

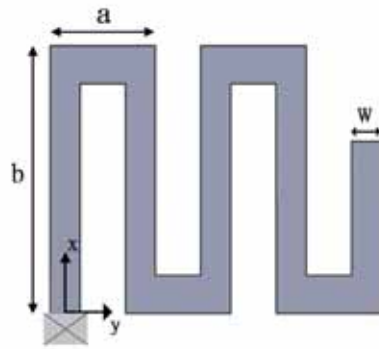


圖 29. 彈簧結構示意圖

根據文獻[15]，彈簧的彈性係數可由以下公式計算：

$$k = \left[\frac{8n^3 a^3 + 2nb^3}{3EI_x} + \frac{abn [3b + (2n+1)(4n+1)a]}{3GJ} - \frac{na^2 \left[\frac{2na}{EI_x} + \frac{(2n+1)b}{GJ} \right]^2}{2 \left(\frac{a}{EI_x} + \frac{b}{GJ} \right)} - \frac{nb^2 \left(\frac{a}{GJ} + \frac{b}{EI_x} \right)}{2} \right]^{-1} \quad (6.3)$$

根據 Dimitrios Peroulis 等人之研究[16]及 CIC CMOS-MEMS 製程的各層厚度、材料及各部位尺寸，可估算出單一彈簧結構各種材料力學常數，如表 2 所示。

表 2. CIC CMOS-MEMS 製程單一彈簧結構各部位尺寸及材料常數

主曲折寬度 (a)	7 μm
次曲折寬度 (b)	16 μm
彈簧結構厚度 (t)	0.64 μm
彈簧結構線寬 (w)	2 μm
鋁的楊氏係數 (E)	70 GPa
鋁的泊松比 (ν)	0.296
鋁的剪力模數 (G)	27 GPa
轉動慣量 I_x	0.0437 μm^4
轉動慣量 I_z	0.4267 μm^4
轉動慣量 I_p	0.4704 μm^4
扭轉常數 (J)	0.1943

將表 2 的各項數據代入(6.3)式中，求得彈性係數 k 值，其中 n 為彈簧結構之節數。本文將節數分別以 3、3.5 及 4 節進行分析，以求得其 n 值，進行彈簧結構之分析。當節數由 3 增加至 4 時，彈簧受力減少一半，如表 3 所示，表示可有效減少彈簧與槓桿結構接觸端部的彎曲應力，進而達到降低整體元件最大應力的目的。

表 3. CIC CMOS-MEMS 製程單一彈簧結構節數與受力的關係

n (彈簧節數)	k (彈性係數)	F (受力大小)
3	0.3723	1.061 (μN)
3.5	0.2509	0.715 (μN)
4	0.1765	0.503 (μN)

6.3 彈簧結構之節數變化分析

在確認彈簧結構在元件中所扮演的角色後，接著固定彈簧結構之主曲折長度 a 為 7 μm 、次曲折長度 b 為 16 μm 的情況下，分別模擬彈簧節數為 3 節、3 點 5 節、4 節之變化，如圖 30 所示。

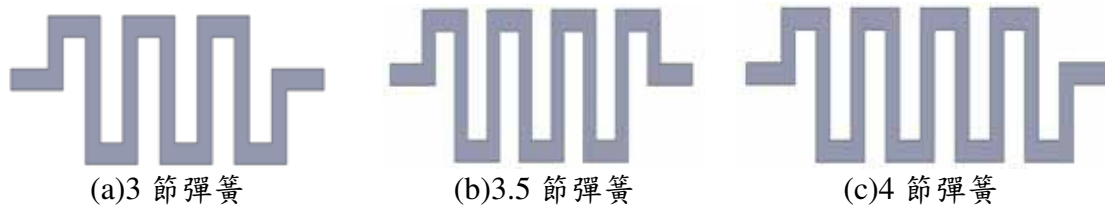
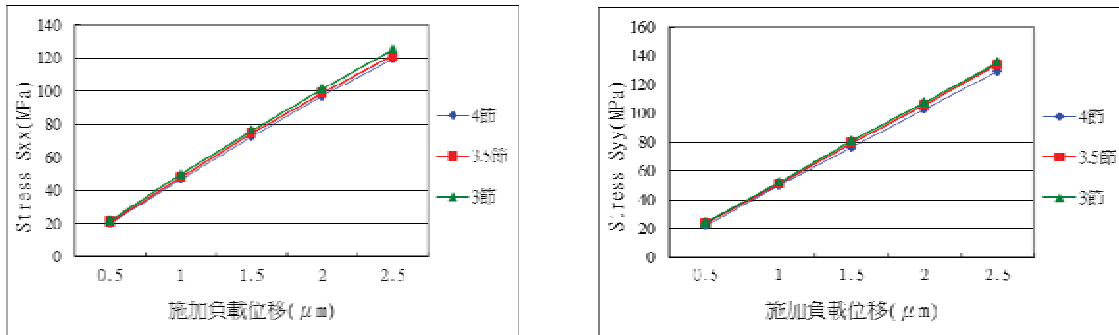


圖 30. 不同節數的彈簧結構

圖 31 為改變彈簧節數之位移對應力關係圖，由此結果可知 4 節彈簧之應力略低於其他兩者，並且有最大位移 2.5 μm ，其 S_{xx} 應力為 119MPa 及 S_{yy} 應力為 130MPa。



(a) S_{xx} 應力變化圖

(b) S_{yy} 應力變化圖

圖 31. 改變彈簧節數之位移對應力關係圖

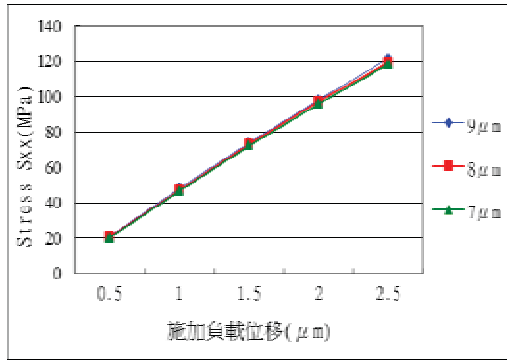
6.4 彈簧第一節寬度變化分析

為了使彈簧結構最佳化，對彈簧結構第一節寬度進行改變，如圖 32 所示。在固定彈簧結構之主曲折長度 a 為 7 μm 、次曲折長度 b 為 16 μm 、節數為 4 節的情況下，分別以彈簧結構第一節之寬度為 7 μm 、8 μm 、9 μm 進行分析。

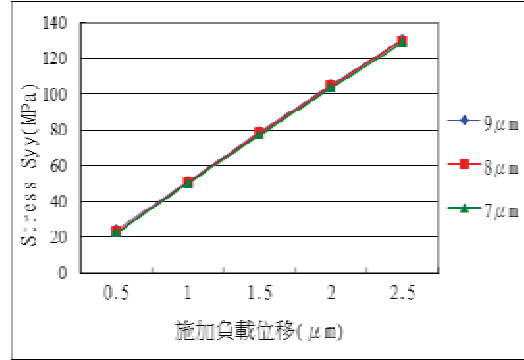


圖 32. 彈簧第一節寬度示意圖

由圖 33 結果可知，改變彈簧第一節寬度對應力的降低僅有些微影響，但將彈簧第一節寬度設定為 7 μm 時，元件所受之應力略低於其他兩者，其 S_{xx} 應力為 118.32MPa 及 S_{yy} 應力為 128.825MPa。



(a) Sxx 應力變化圖



(b) Syy 應力變化圖

圖 33. 改變彈簧第一節寬度的位移對應力之關係圖

6.5 臂、支撐部的長度與寬度變化分析

首先分析的是改變臂的長度對元件之影響，如圖 34 所示，在固定臂的寬度為 $2\mu\text{m}$ 下，臂的長度分別以 $84\mu\text{m}$ 、 $89\mu\text{m}$ 、 $94\mu\text{m}$ 等三種尺寸來進行分析。

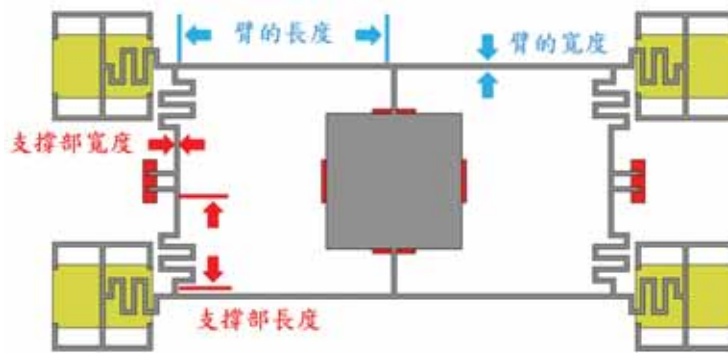
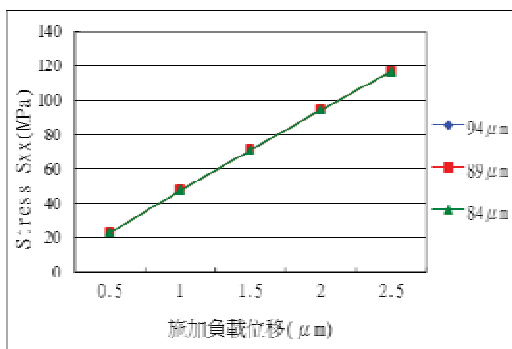
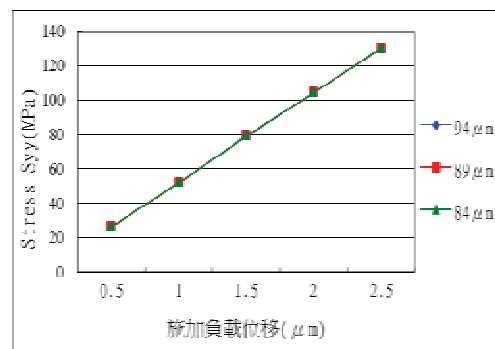


圖 34. 臂、支撐部的長度與寬度示意圖

於不同臂長的情況下進行模擬，施加負載位移對應力之結果如圖 35 所示，改變臂長對應力僅有些微的影響，但臂長為 $94\mu\text{m}$ 的應力略小於其他兩者，因此臂長為 $94\mu\text{m}$ 時應力最小。



(a) Sxx 應力變化圖



(b) Syy 應力變化圖

圖 35. 改變臂長的之移對應力關係圖

接著是臂的寬度變化之分析，在固定臂長為 $94\mu\text{m}$ 時，臂的寬度分別以 $2\mu\text{m}$ 、 $3\mu\text{m}$ 、

4 μm 等三種變化來進行分析，模擬負載位移對應力之關係，其結果如圖 36 所示，可得知臂寬為 2 μm 時之應力最低。

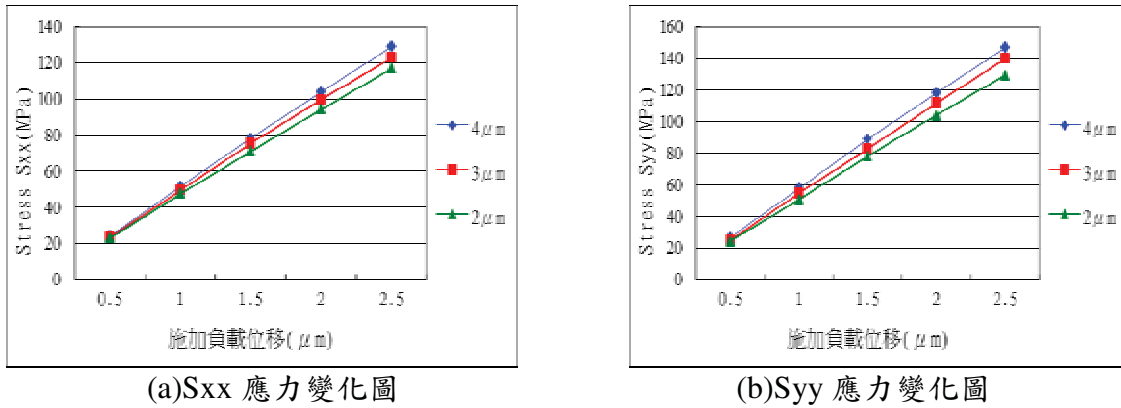


圖 36. 改變臂寬之位移對應力關係圖

接著模擬支撐部長度變化之分析，在固定支撐部寬度為 2 μm 時，支撐部長度分別以 47 μm 、51 μm 、55 μm 進行分析，其結果如圖 37 所示，可得知支撐部長度為 55 μm 時應力最小。

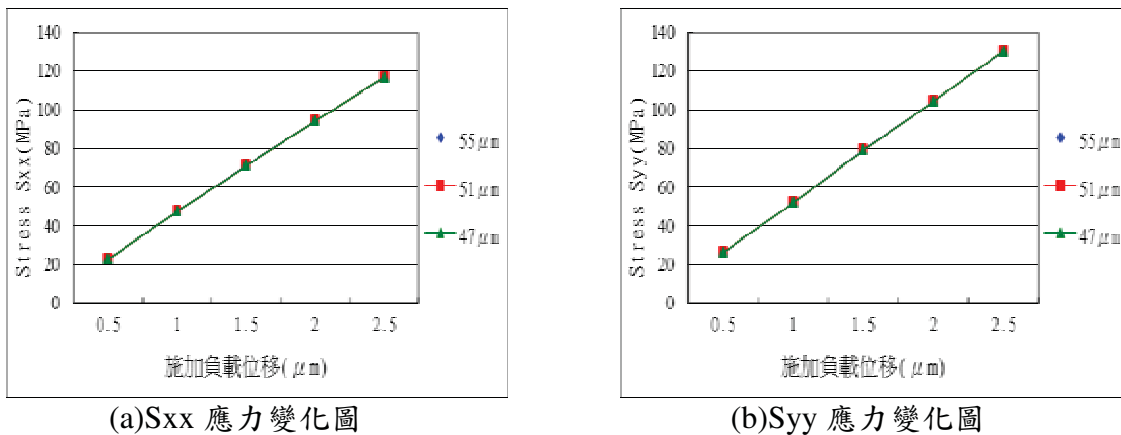
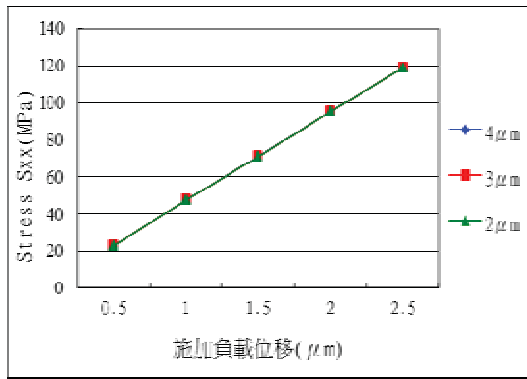
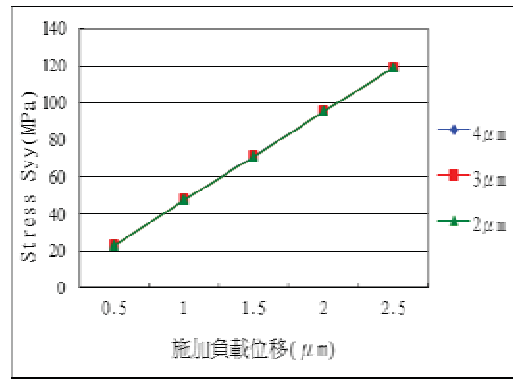


圖 37. 改變支撐部長度之位移對應力關係圖

接著是模擬支撐部寬度變化之分析，在固定支撐部長度為 55 μm 時，支撐部寬度分別以 2 μm 、3 μm 、4 μm 進行模擬，結果如圖 38 所示，可得知支撐部寬度為 2 μm 時應力最小。



(a) Sxx 應力變化圖



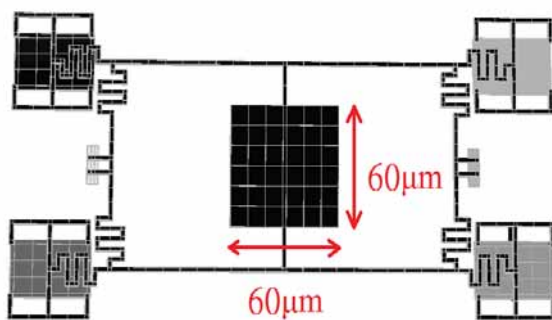
(b) Syy 應力變化圖

圖 38. 改變支撐部寬度之位移對應力關係圖

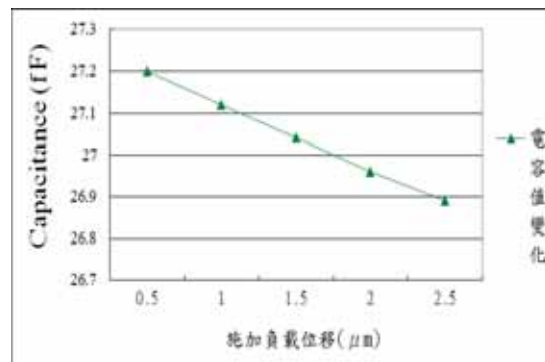
6.6 負載位移與電容值之關係

此節為利用 Intellisuite 模擬軟體，模擬施加不同負載位移時上下電極因重疊面積差的改變，使兩電極之間的電容值產生變化。上下電極皆為正方形其邊長為 $60\mu\text{m}$ ，如圖 39(a)所示，兩者之間的電容值為 nF 等級，此數據為模擬軟體所計算之結果。

不同負載位移與電容值變化之關係，如圖 39 (b)所示。根據公式(3.4)可知，兩電極之重疊面積差與電容值呈正比關係，如圖 39 (b)之結果顯示，隨著施加負載位移越大，兩電極之重疊面積減小，電容值因此呈線性降低，藉由公式及模擬結果映證兩者之關係。線性的變化有利於於元件未來在結合其他電路時之控制，將更能掌握其特性，以利後續研究進行。



(a) 兩電極之尺寸

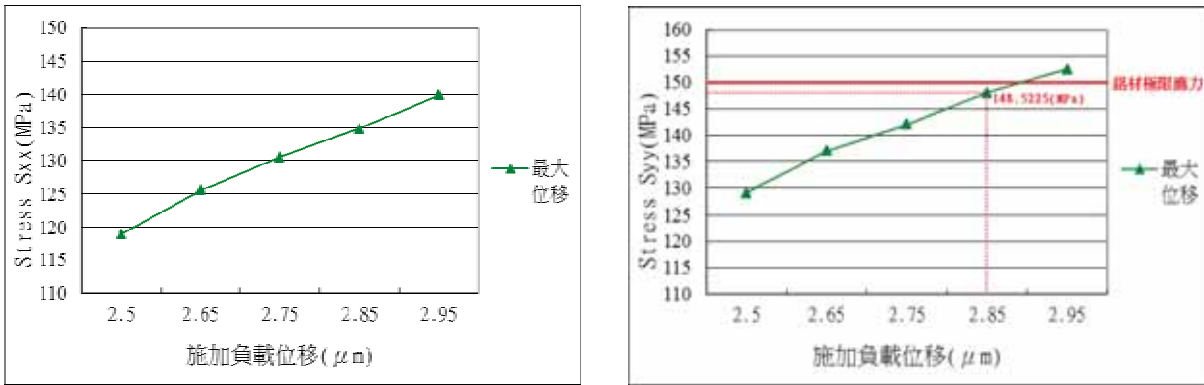


(b) 施加負載位移與電容值改變之關係圖

圖 39. 負載位移與電容值之關係

6.7 測試極限應力內元件之最大位移

本元件根據台積電 CMOS-MEMS 製程之金屬為鋁，其極限應力為 150MPa，元件尺寸經過最佳化分析後，測試其極限應力內可得的最大位移，其結果如圖 40 所示，在未超過鋁的極限應力下，可得最大位移為 2.85 μm ，其 S_{xx} 應力值為 139.4529(MPa)、 S_{yy} 應力值為 148.5225(MPa)。



(a) S_{xx} 應力變化圖

(b) S_{yy} 應力變化圖

圖 40. 鋁的極限應力與元件之最大位移關係圖

本元件之設計概念是由槓桿原理所引申出來，施加負載位移與反向位移必須相同才能 100%發揮作用，故利用公式(6.7)求出元件在各種不同變化分析時的反向率，經計算後發現，各種不同變化分析之反向率，在最佳化之後反向皆為 100%，代表元件在最佳化後有 100%發揮其效用。

$$\text{反向率} = 100\% - \frac{\text{負載位移} - \text{反向位移}}{\text{負載位移}} \times 100\% \quad (6.7)$$

6.8 降低應力的各項參數綜合分析

經前面幾個章節之最佳化分析，可知其中三項參數之變化可降低元件較多應力，分別為增加端點結構之端點數量、增加彈簧結構之節數、縮小臂之寬度；而其他參數例如將彈簧第一節寬度縮小、增加臂的長度、增加支撐部的長度以及縮小支撐部之寬度，這些參數僅能降低微幅之元件應力；而經計算後各項參數對元件之反向率皆無影響，以上為各項參數對元件之綜合分析。

經上述整理可得知若要降低元件之應力，可增加端點數量及彈簧節數或縮小臂的寬度。

6.9 可行性

一般利用儀器測量橋墩裂縫的方法，礙於其儀器體積大小、人為操作等因素，欲隨時監控橋墩狀態的可行性不高，因此本研究的目的便是希望能發揮 MEMS 晶片的優點，達到自動偵測與即時警示的效果。晶片在作動時，上下電極間會因重疊面積之改變而使電容值變化，本元件兩電極間的電容值變化範圍約在 27fF 上下，目前現有的電容感測器之量測解析度已達 fF 等級，故本元件之電容值 fF 是可應用於現有電容感測器之範圍，且有符合本元件模擬結果之規格已有搭配的電路，因此具有一定的可行性。

再者，現有技術量測橋墩裂縫之解析度為 300 μm 以上的細縫，故本元件之解析度 2.85 μm 有達到量測“微米級”裂縫之目的，目前解析度受限於製程材料，未來將近一步研究提升解析度之方法。

第七章、後製程結果與討論

7.1 元件光罩修改

本元件於本次下線的晶片，於去光阻後發現元件之結構近乎全數剝落損毀，如圖 41。經由與老師、學長討論後，推論為元件設計時考量不周，使元件固定端過於薄弱，導致元件損毀，以下將提出幾點方法，針對問題進行改善。

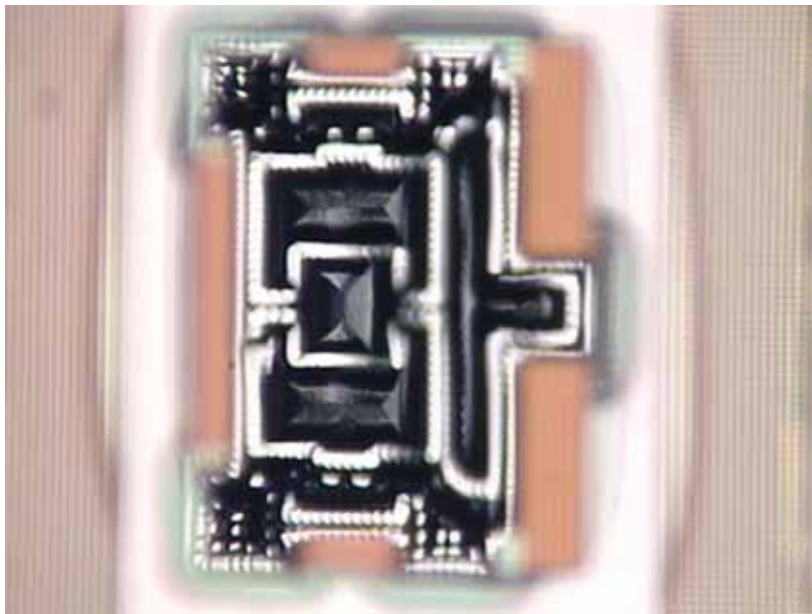


圖 41. 去光阻後元件損毀

7.2 修改元件臂寬

本次下線之晶片，其主要架構之臂寬過細(2 μm)，因此將元件等比例放大至臂寬為 5 μm ，如圖 42。等於是將元件等比例放大 2.5 倍。此倍率是根據文獻參考，大於 5 μm

的寬度較堅固、較不會有損毀之虞，且經過 Intellisuite 模擬得知，元件修改後靈敏度並無太大影響，且模擬元件所能承受之應力值也提高至 2 倍多。而若將元件放大至超過 2.5 倍，元件之電容值量測等級則會與 femto farad 等級相差甚遠，因此決定將元件放大倍率訂為 2.5 倍，以增加結構強度。

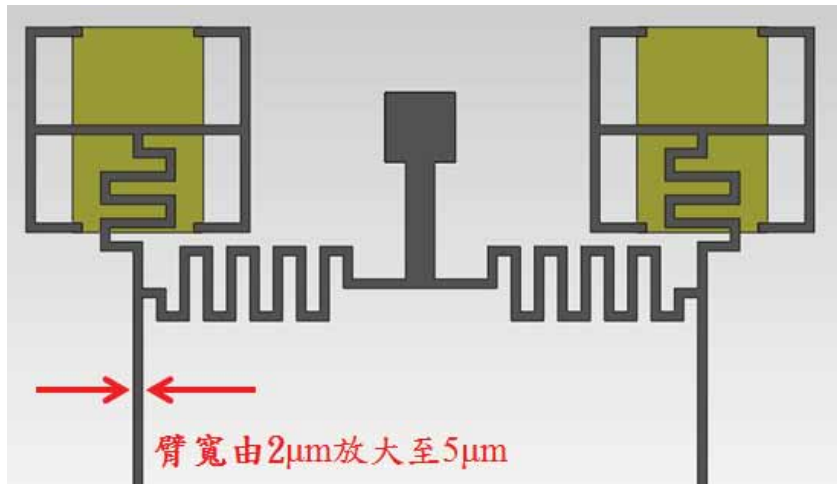


圖 42. 加強臂寬

7.3 修改電極之結構層

將上下兩電極之結構層修改為 METAL 4、METAL 2 (原為 METAL 3、METAL 2)，目的為增加兩電極之間距(由 $1\mu\text{m}$ 變為 $2.64\mu\text{m}$)，降低兩電極於後製程蝕刻後之沾黏機率。



圖 43. 修改電極結構層

7.4 利用 METAL 層阻擋 RIE 蝕刻基板

利用 METAL 層可阻擋 RIE 之特性，使 RIE 蝕刻至 METAL 1 便停止，如圖 44，避免基板遭底切而降低固定端強度，屆時再於後製程利用溼式蝕刻，將 Silicon dioxide 蝕

刻清除，便可將 METAL 1 結構移除。

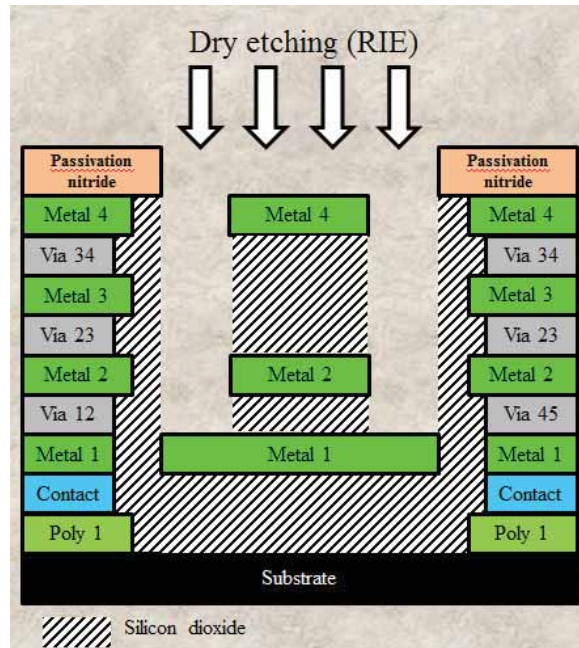


圖 44. 利用 METAL 層阻擋 RIE 蝕刻基板

7.5 元件固定端修改為基樁結構

原固定端設計過於薄弱，將固定端修改成基樁結構，以增強固定端結構強度，如圖 45。

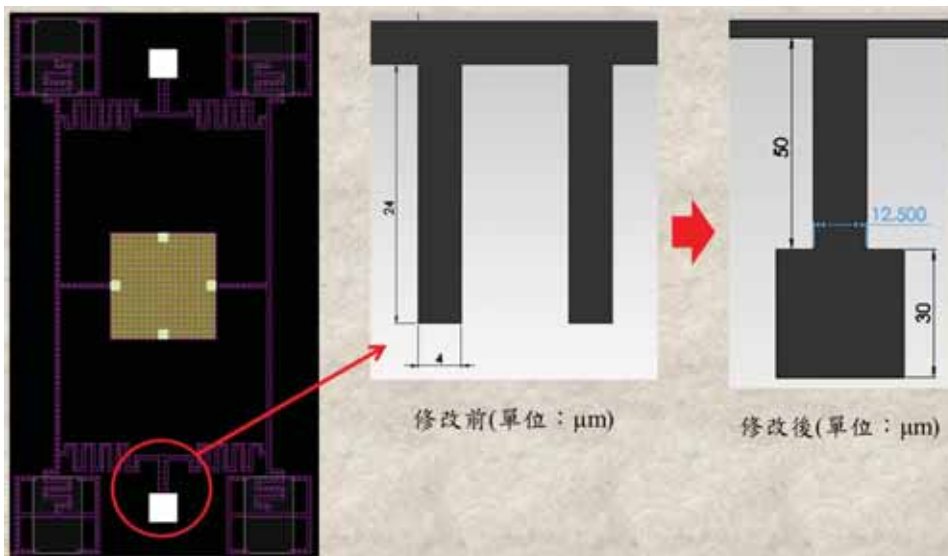


圖 45. 元件固定端修改為基樁結構

7.6 修改電極結構

為了提高蝕刻成功率，因此在面積為 $150\mu\text{m} \times 150\mu\text{m}$ 的上電極增加四個 30×30 的蝕刻孔，如圖 46，有助於蝕刻液流入兩電極之間，並方便控制蝕刻速率，根據文獻記載 Silox Vapox III 對 Silicon dioxide 的蝕刻速率為 $960\text{\AA}/\text{min}$ ，因此估計蝕刻液將兩電極之間的 silicon dioxide 蝕刻完畢需花費 156.25min 。

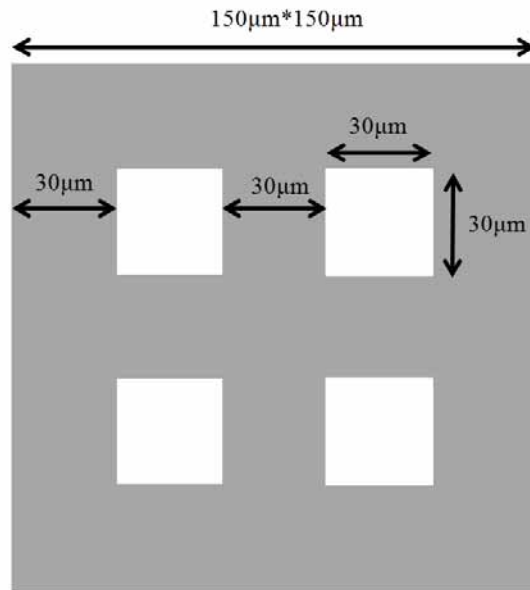


圖 46. 上電極增加蝕刻孔示意圖

第八章、結論

本文使用微機電分析軟體 IntelliFab 進行設計分析，將此橋墩微米級裂縫感測之 CMOS-MEMS 微結構工作時的最大應力值降低，以增加元件的位移範圍。透過改變端點數、彈簧的節距與寬度、臂的寬度以及支撐部的長度與支撐部的寬度，分析不同因子對元件作動時的應力、位移以及反向率之關係。經最佳化分析後獲得之結論為：在元件的兩端採用加彈簧框架型端點，並在支撐部上加入 4 節的彈簧結構，而彈簧第一節的寬度為 $7\mu\text{m}$ ，支撐部的長度為 $55\mu\text{m}$ 、寬度為 $2\mu\text{m}$ ，以及臂的長度為 $94\mu\text{m}$ 、寬度為 $2\mu\text{m}$ ，且在未超過鋁材之極限應力下，元件有 $2.85\mu\text{m}$ 的作動範圍，此值即為本元件預計可偵測之解析度範圍。

並於本次晶片後製程後，針對設計之不良處加以分析且列出改善方法，並於下次下線針對這些問題加以改進。

第九章、參考文獻

- [1] 劉英英, ”超大豪雨量對橋墩沖刷影響之研究”, 中華科技大學土木防災工程研究所碩士論文, 2009。
- [2] 蔡得正, ”橋墩動床沖刷之現地實驗與探討”, 國立成功大學水利及海洋工程研究所碩士論文, 2008。
- [3] 黃令婷, ”探討橋墩保護工加劇沖刷之可能性”, 國立成功大學土木工程研究所碩士論文, 2009。
- [4] 余嘉婷, ”清水沖刷於非均勻床砂及橋墩局部沖刷影響之研究”, 逢甲大學水利工程與資源保育研究所碩士論文, 2006。
- [5] http://tw.nextmedia.com/applenews/article/art_id/30957087/IssueID/20080915
AppleNews
- [6] 柴志傑, ”臺灣地區橋梁目視檢測行程最佳化之研究”, 國立中央大學營建管理研究所碩士論文, 2008。
- [7] 黃志評, ”省、縣道橋梁檢測及評鑑制度之探討—以交通部公路總局為例”, 國立中央大學土木工程研究所碩士論文, 2007。
- [8] 呂宗哲, ”用於電容式微機電感測器之低雜訊介面電路設計”, 國立清華大學工程與系統科學研究所碩士論文, 2007。
- [9] Hiroshi Fujimoto, Masayuki Okamoto, Shogo Tanaka, “A Fundamental Research on Crack Detection of Base Piles of Bridge Piers Using an Acceleration Pickup” SICE Annual Conference , p.1957-1960, 2008.
- [10] 尤致翔, ”電容式靜電微感測器設計與製作”, 逢甲大學自動控制工程研究所碩士論文, 2008。
- [11] 林榮謙, ”電容式感測器介面嵌入式系統”, 國立交通大學電子工程研究所碩士論文, 2005。
- [12] 廖裕評、陸瑞強編著, ”Tanner Pro 積體電路設計與佈局實習”, 全華科技圖書股份有限公司, 2002。
- [13] 鄭岳明, ”一種新式電容式感測器”, 國立交通大學電機學院微電子奈米科技產業研發碩士班論文, 2006。
- [14] Mohamed Gad-el-Hak (2006). *MEMS Introduction and fundamental*. Taylor & Francis (CRC), p3-23, 2006.

- [15] http://en.wikipedia.org/wiki/Hooke%27s_law Wikipedia
- [16] Dimitrios Peroulis & Sergio P. Pacheco & Kamal Sarabandi & Linda P. B. Katehi. "Electromechanical Considerations in Developing Low-Voltage RF MEMS Switches". *IEEE, Transactions on Microwave Theory and Techniques*, 15(1), 259-270, 2003.

應用於橋墩微米級裂縫感測之 CMOS MEMS 微結構

蔡健忠、羅駿

明新科技大學光電系統工程系，新竹縣新豐鄉新興路 1 號

03-5593442 ext 3386, ext 3390, cctsai@must.edu.tw

摘要

本文將設計一 CMOS MEMS 位移感測微結構，安裝於橋墩主結構，在橋墩遭受外力衝擊而產生微裂縫時，利用微結構之槓桿原理產生反向位移使微結構之上下金屬板改變電容值，再轉換成電訊號經放大電路將警示訊號送出，達到自動偵測及預警的效果。本元件預計使用國家晶片系統中心 CMOS MEMS 製程設計，預計可偵測之裂縫寬度範圍在 300 μm 以下至數 μm 以上，此微米級裂縫感測微結構，可大幅提升橋墩裂縫感測之性能。[1]

關鍵字：橋墩、微裂縫、位移感測

1. 前言

臺灣的河川以中央山脈為分水嶺，大部分的河川皆為東西流向，橋梁在南北交通運輸扮演著重要的角色，且臺灣屬於高山地形，河流湍急的特性，加上臺灣地處西太平洋颱風帶，每逢強烈颱風襲臺，橋梁免不了遭到洪水沖毀，如圖 1。橋梁損壞大多以橋梁基礎裸露最為常見，一般而言乃因橋梁基礎遭受沖刷所致，故本文將針對橋墩之微裂縫感測進行探討。[2-5]



圖 1. 2008 年辛樂克颱風，台中后豐大橋遭沖毀[6]

目前國內主要以「臺灣地區全國橋梁管理系統」中之 D.E.R.&U. 目視檢測評估方法為主，但由於目視檢測會受到檢測人員之主觀判斷、天候的優劣、檢測時間之掌控等因素而影響檢測的正確性與即時性，因此若能利用自動偵測系統對橋墩進行即時性的檢測，勢必能改善目視檢測的不足之處。[7][8]

2. 研究動機

橋梁最重要、也是最容易受外力破壞的部分即為橋墩，羅馬不是一天造成的，橋墩之所以會斷裂是由微裂縫形成細縫，進一步變成裂痕、最後斷裂，所謂見微知著，若能在第一時間偵測出橋墩產生之微裂縫，將可避免橋墩產生進一步的損壞。

目前的技術僅能偵測 300 μm 以上細縫，預警效果仍不夠理想，若能偵測到 300 μm 以下的細縫、甚至 100 μm 以下的微裂縫，勢必能在破壞擴大前及早預警並有相對應的補救措施，避免橋梁有毀損之虞。

3. 感測微結構之理論與探討

本系統架構包含三大部分，分別是微結構、訊號轉換電路、訊號放大電路，本文將針對感測用之微結構進行研究。

現今有許多利用微機電方式感測的架構倍出，其中以壓阻式感測器及電容式感測器為主。電容式感測器由於高靈敏度及其對溫度敏感度低的特性，被廣泛使用在微機電感測的架構中，因此本次設計將採用電容式感測器。[9][10]

3.1 電容式感測器原理

感測器是將感測之物理或化學變化量以電磁信號的模式顯示出。通常可分成電阻、電容以及電感，各有其不同之感測原理及方式。比起其他原理的感測器，電容式感測器特別適合於低溫度係數、低耗電、以及高靈敏度之應用。電容值如(3.1)式所示：

$$C = \epsilon \frac{A}{d} \quad (3.1)$$

其中， ϵ 為金屬間材料介電係數， A 為金屬間重疊部分之面積， d 為兩金屬間之距離，對 (2.1) 是做偏微分處理結果如式 (3.2) 所示：

$$\begin{aligned} \Delta C &= \left(\frac{\partial C}{\partial \epsilon}\right) \Delta \epsilon + \left(\frac{\partial C}{\partial d}\right) \Delta d + \left(\frac{\partial C}{\partial A}\right) \Delta A \\ &= \frac{A}{d} \Delta \epsilon - \frac{\epsilon A}{d^2} \Delta d + \frac{\epsilon}{d} \Delta A \end{aligned} \quad (3.2)$$

將 (3.2) 式除以 (3.1) 式可得式 (3.3)

$$\frac{\Delta C}{C} = \frac{\Delta \epsilon}{\epsilon} - \frac{\Delta d}{d} + \frac{\Delta A}{A} \quad (3.3)$$

由式 (3.3) 可以看出電容值之變化正比於介電係數與作用面積而反比於兩金屬間之距離。本次設計之架構分別為利用距離與面積所造成電容值的變化來感測，如圖 2、圖 3 所示，一般應用於物理量之量測，如壓力、速度、加速度、位置、流量、溫度等。[10]

3.2 利用面積變化改變電容值

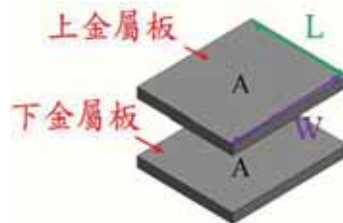


圖 2. 電容式感測微結構原理之示意圖[10]

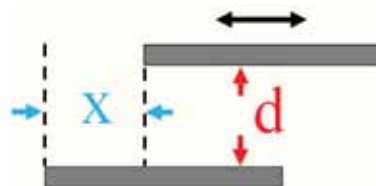


圖 3. 利用面積變化改變電容值之示意圖[10]

當微結構受到外力影響時會產生位移 X ，如圖 3 所示，此時只有面積 A 與電容值 C 會產生變化，而產生 ΔA 與 ΔC ，而 ε 與 d 則不會改變，故可將(3.3)

式中的 $\frac{\Delta \varepsilon}{\varepsilon}$ 式與 $\frac{\Delta d}{d}$ 式消除，得到(2.4)式：

$$\frac{\Delta C}{C} = \frac{\Delta A}{A} \quad (3.4)$$

本次設計之微結構是利用位移產生之面積變化來量測電容值 ΔC ，如圖 4.所示， W 與 L 為固定值， X 為位移(微裂縫之寬度)， ΔA 為產生位移後上下金屬板之面積變化，藉由此關係可得(3.5)式：

$$\Delta A = (W-X)L \quad (3.5)$$

量出電容值 ΔC 後，可由(3.4)式與(3.5)式之關係求得位移 X ，位移 X 即為微裂縫之寬度，本次設計便是以上述方式感測橋墩之微裂縫。[11][12]

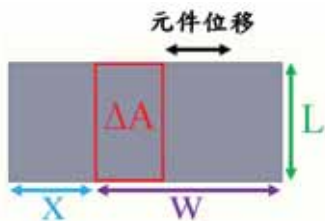


圖 4. 微結構產生位移時改變面積 A 之上視圖

4. 系統架構與元件設計

4.1 系統架構

本次設計之系統架構包含三大部分，分別是微結構、訊號轉換電路、訊號放大電路，如圖 5 所示，橋墩遭受外力而產生裂縫時，微結構會感測出因位移而改變的電容值，再將此電容值經訊號轉換電路轉換成電訊號，由於是微小晶片，訊號相對的也比較微弱，故仍需經一訊號放大電路將電訊號放大，最後再將電訊號利用 ZigBee 無線網路通訊技術傳送至處理端，實際安裝之裝置例如圖 6。

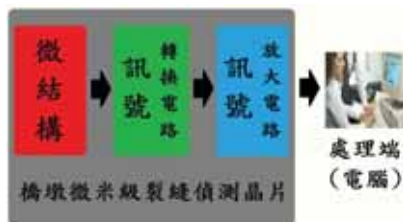


圖 5. 系統架構之示意圖

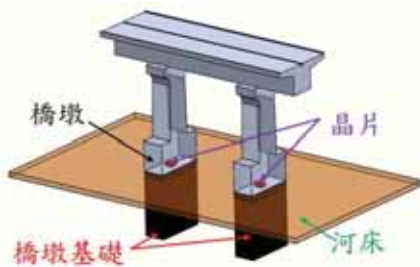


圖 6. 晶片實際安裝之裝置例

4.2 初步元件設計

本元件依照國家晶片系統設計中心(National Chip Implementation Center, CIC) 以臺灣積體電路股份有限公司 (Taiwan Semiconductor Manufacturing Company Limited, TSMC) 提供之 $0.35\mu\text{m}$ CMOS MEMS 共用製程 (TSMC $0.35\mu\text{m}$ 2P4M CMOS MEMS) 之設計規範，製作出 CMOS MEMS 微結構。

微結構之架構示意圖如圖 7 及圖 8 所示，下金屬板為安裝於橋墩主結構固定不動之部分，作為元件作動時之參考基準，當橋墩遭受沖刷產生裂縫時，會有一位移使元件作動，微結構在設計上的槓桿結構部分，會利用槓桿原理使上金屬板產生反向位移，因而改變上下金屬板之間的電容值，藉由量測此面積差所造成的電容值改變，來計算橋墩所產生之微裂縫寬度。

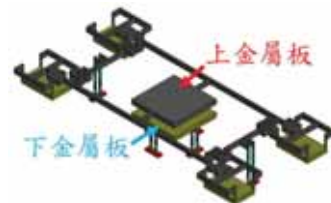


圖 7. 微結構整體架構之示意圖

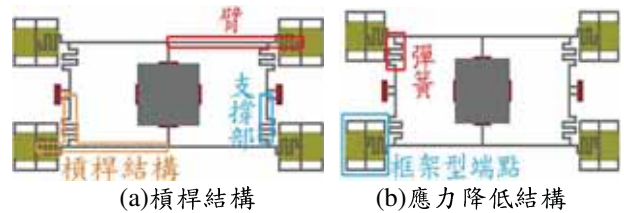


圖 8. 微結構各部分示意圖

4.3 最佳化尺寸分析

模擬元件兩端施加位移後，發現應力最高值所在範圍為端點兩端及支撐部與臂連接的地方，如圖 9。

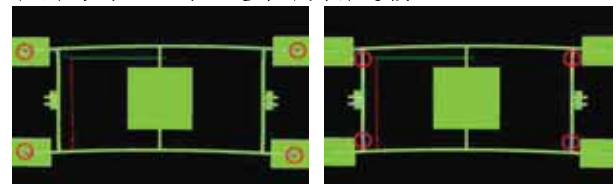


圖 9. 元件作動時應力所集中的範圍

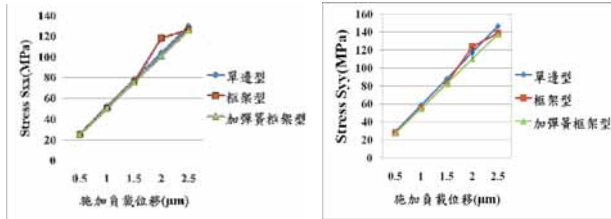
4.4 端點結構變化分析

由圖 9(a)得知應力集中在臂的兩端，故可藉由改變端點結構來降低應力的產生，並設計出單邊端點、框架型端點、及加彈簧框架型端點這三種不同端點結構，如圖 10 所示，模擬施加不同負載位移對應力變化之影響。



圖 10. 三種端點結構之示意圖

圖 11. 為三種不同端點結構的位移對應力關係圖，選擇結構時須同時注意 S_{xx} 和 S_{yy} 兩種應力值，兩者皆須在不超過鋁的極限應力下並有最高位移，由圖可見加彈簧框架型之結構略小於其他結構，因此採用此種結構進行研究。



(a) S_{xx} 應力圖 (b) S_{yy} 應力圖

圖 11. 改變端點結構的位移對應力之關係圖

4.5 彈簧節數變化分析

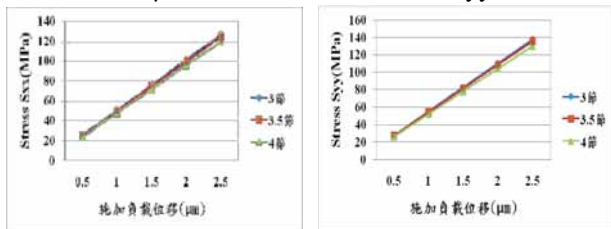
為了使應力降低，我們在支撐部加入彈簧結構，在固定彈簧結構之寬度為 $16\mu\text{m}$ 、節距為 $3\mu\text{m}$ 的情況下，分別模擬彈簧節數為 3 節、3 點 5 節、4 節之變化，如圖 12. 所示：



(a) 3 節彈簧 (b) 3.5 節彈簧 (c) 4 節彈簧

圖 12. 改變支撐部彈簧結構之節數

下圖 13(a)(b) 為改變彈簧節數之位移對應力關係圖，由此可知 4 節彈簧之應力略低於其他兩者，並且有最大位移 $2.5\mu\text{m}$ ，其 S_{xx} 為 119MPa 及 S_{yy} 為 130MPa 。



(a) S_{xx} 應力圖 (b) S_{yy} 應力圖

圖 13. 改變彈簧節數的位移對應力之關係圖

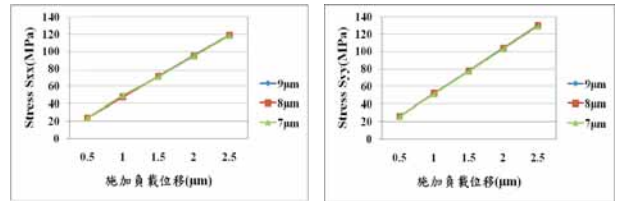
4.6 彈簧第一節寬度變化分析

為了得到彈簧結構之最佳化，對彈簧結構第一節之寬度進行改變，如圖 14. 所示，在固定彈簧結構之寬度為 $16\mu\text{m}$ 、節距為 $3\mu\text{m}$ 、節數為 4 節的情況下，改變彈簧結構第一節之寬度為 $7\mu\text{m}$ 、 $8\mu\text{m}$ 、 $9\mu\text{m}$ 來進行分析：



圖 14. 彈簧第一節寬度示意圖

由圖 15 結果可知，將彈簧第一節寬度設定為 $7\mu\text{m}$ 時，元件可得到最低應力，其 S_{xx} 為 118.32MPa 及 S_{yy} 為 128.825MPa 。



(a) S_{xx} 應力圖 (b) S_{yy} 應力圖

圖 15. 改變彈簧第一節寬度的位移對應力之關係圖

4.7 臂、支撐部的長度與寬度變化分析

首先分析臂的長度改變對元件之影響，如圖 16 所示。在固定臂的寬度為 $2\mu\text{m}$ ，臂的長度分別以 $84\mu\text{m}$ 、 $89\mu\text{m}$ 、 $94\mu\text{m}$ 等三種變化來進行分析。

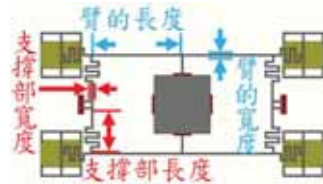
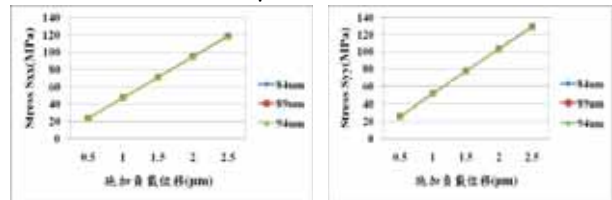


圖 16. 臂、支撐部的長度與寬度示意圖

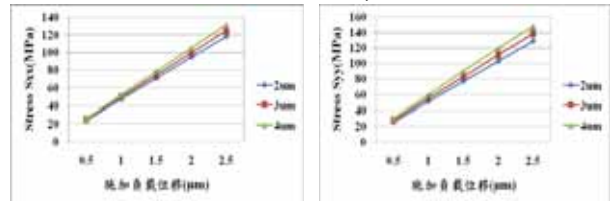
於不同臂長之情況下進行模擬，施加負載位移對應力之結果如圖 17 所示，改變臂長對應力只有些微的影響，但臂長為 $94\mu\text{m}$ 之應力最小。



(a) S_{xx} 應力圖 (b) S_{yy} 應力圖

圖 17. 改變臂長的位移對應力之關係圖

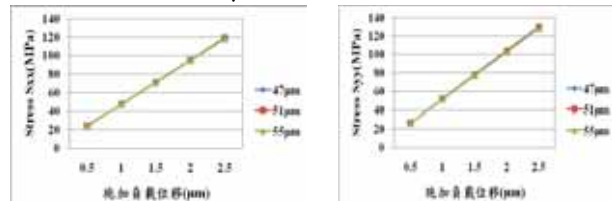
接著是臂的寬度分析，在固定臂長為 $94\mu\text{m}$ 時，以臂的寬度為 $2\mu\text{m}$ 、 $3\mu\text{m}$ 、 $4\mu\text{m}$ 等三種變化來進行分析，結果如圖 18 所示，臂寬 $2\mu\text{m}$ 時之應力最低。



(a) S_{xx} 應力圖 (b) S_{yy} 應力圖

圖 18. 改變臂寬的位移對應力之關係圖

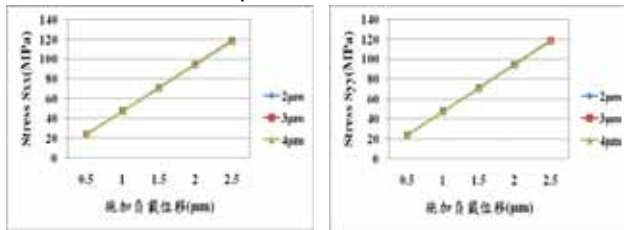
接著固定支撐部寬度為 $2\mu\text{m}$ ，分別以支撐部長度為 $47\mu\text{m}$ 、 $51\mu\text{m}$ 、 $55\mu\text{m}$ 進行模擬，如圖 19，結果顯示支撐部長度為 $55\mu\text{m}$ 時應力最小。



(a) S_{xx} 應力圖 (b) S_{yy} 應力圖

圖 19. 改變支撐部長度的位移對應力之關係圖

接著固定支撐部長度為 55μm，分別以支撐部寬度為 2μm、3μm、4μm 進行模擬，結果如圖 20.所示，可得知支撐部寬度為 2μm 時應力最小。



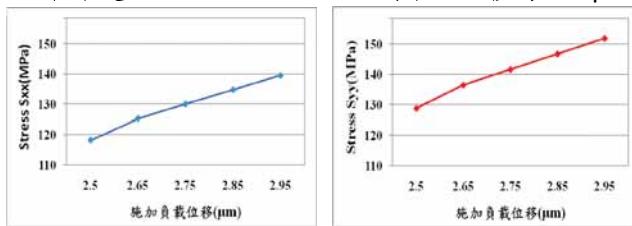
(a)Sxx 應力圖 (b)Syy 應力圖
圖 20. 改變支撐部寬度的位移對應力之關係圖

本元件之設計概念是由槓桿原理所引申出，施加負載位移與反向位移必須相同才能 100%發揮作用，故利用公式(3.1)求出元件各種不同變化時的反向率，經計算後發現，在最佳化之後，各種變化的反向皆趨近於 100%，代表元件在最佳化後有 100%發揮其效用。

$$\text{反向率} = 100\% - \frac{\text{負載位移} - \text{反向位移}}{\text{負載位移}} \times 100\% \quad (4.1)$$

4.8 測試極限應力內元件之最大位移

本元件根據台積電 CMOS MEMS 製程之金屬為鋁，其極限應力為 150MPa，將最佳化尺寸後的元件，測試其極限應力內可得的最大位移，其結果如圖 21 所示，在未超過極限應力下，可得最大位移為 2.85μm。



(a)Sxx 應力圖 (b)Syy 應力圖
圖 21. 鋁的極限應力與元件之最大位移關係圖

4.9 改變元件各項因子之分析

元件各項因子對應力及反向率的影響，如下表。

		Sxx 應力	Syy 應力	反向率
端點	數量(多)	下降(大)	下降(大)	無影響
支撐部彈簧	節數(多)	下降(大)	下降(大)	無影響
彈簧第一節寬度	寬度(小)	下降(小)	下降(小)	無影響
臂	長度(長)	下降(小)	下降(小)	無影響
	寬度(細)	下降(大)	下降(大)	無影響
支撐部	長度(長)	下降(小)	下降(小)	無影響
	寬度(細)	下降(小)	下降(小)	無影響

5. 結論

為了增加元件的位移範圍就必須先降低元件工作時的最大應力值，可以透過改變端點數(多)、彈簧的節距(變多)與寬度(變寬)、臂的寬度(變窄)以及支撐部的長度(變長)與寬度(變寬)來完成，因此經本文之

最佳化分析後，在元件的兩端採用加彈簧框架型端點，在支撐部上加入 4 節的彈簧結構，彈簧第一節的寬度為 7μm，支撐部的長度為 55μm、寬度為 2μm，以及臂的長度為 94μm、寬度為 2μm，經最佳化之後元件有 2.85μm 的作動範圍。

7. 致謝

本研究感謝國家晶片設計中心的支援，使本計畫得以順利進行，特此致上感謝之意。

8. 參考文獻

- [1] 廖裕評，陸瑞強編著，“Tanner Pro 積體電路設計與佈局實習”，全華科技圖書股份有限公司，2002.
- [2] 劉英英，超大豪雨量對橋墩沖刷影響之研究，中華科技大學土木防災工程研究所，碩士論文，2009
- [3] 蔡得正，橋墩動床沖刷之現地實驗與探討，國立成功大學水利及海洋工程研究所，碩士論文，2008
- [4] 黃令婷，探討橋墩保護工加劇沖刷之可能性，國立成功大學土木工程研究所，碩士論文，2009
- [5] 余嘉婷，清水沖刷於非均勻床砂及橋墩局部沖刷影響之研究，逢甲大學水利工程與資源保育研究所，碩士論文，2006
- [6] AppleNews http://tw.nextmedia.com/applenews/article/art_id/30957087/IssueID/20080915
- [7] 柴志傑，臺灣地區橋梁目視檢測行程最佳化之研究，國立中央大學營建管理研究所，碩士論文，2008
- [8] 黃志評，省、縣道橋梁檢測及評鑑制度之探討—以交通部公路總局為例，國立中央大學土木工程研究所，碩士論文，2007
- [9] 呂宗哲，用於電容式微機電感測器之低雜訊介面電路設計，國立清華大學工程與系統科學研究所，碩士論文，2007
- [10] 尤致翔，電容式靜電微感測器設計與製作，逢甲大學自動控制工程研究所，碩士論文，2008
- [11] 林榮謙，“An Embedded System for Capacitive Sensor Interface”，國立交通大學電子工程研究所，碩士論文，2005
- [12] Mohamed Gad-el-Hak, “MEMS Introduction and fundamental,” Taylor&Francis(CRC), P3-23, 2006.

KM201203120111



中華民國專利證書

新型第 M 424356 號

新型名稱：應用於橋墩微米級裂縫感測之CMOS-MEMS微結構

專利權人：明新科技大學

創作人：蔡健忠、羅峻

專利權期間：自2012年3月11日至2021年8月21日止

上開新型業依專利法規定通過形式審查取得專利權
行使專利權依法應提示新型專利技術報告進行警告

經濟部智慧財產局

局長 王美花

中華民國

101



月 11 日